

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-186715

(43)Date of publication of application : 16.07.1996

(51)Int.CI.

H04N 1/41
B41J 21/00

(21)Application number : 06-327014

(71)Applicant : CANON INC

(22)Date of filing : 28.12.1994

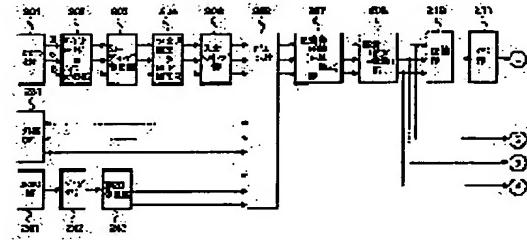
(72)Inventor : TAKAHASHI HIROYUKI

(54) PICTURE PROCESSOR, PICTURE PROCESSING METHOD AND NETWORK SYSTEM

(57)Abstract:

PURPOSE: To provide a picture processor or the like capable of using a common encoding means and reducing a memory size in spite of whether inputted picture data are encoded or not.

CONSTITUTION: An input masking part 206 outputs picture data for which an original is read front a CCD sensor 201. In the meantime, a JPEG-I/F 241 inputs JPEG data by ATM and the inputted JPEG data are tentatively stored in a page memory 242, then read from the page memory 242 in synchronism with a picture formation timing and decoded in a JPEG expansion part 243. A bus selector 232 selects the picture data outputted from the input masking part 206 or the JPEG expansion part 243 and the selected picture data are sent through a color space conversion part 207 and a variable magnification part 208 to a compression part 210.



LEGAL STATUS

[Date of request for examination] 30.09.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3167003

[Date of registration] 09.03.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-186715

(43)公開日 平成8年(1996)7月16日

(51)Int.Cl.⁶

H 04 N 1/41
B 41 J 21/00

識別記号 庁内整理番号

B
Z

F I

技術表示箇所

審査請求 未請求 請求項の数16 (全37頁)

(21)出願番号 特願平6-327014

(22)出願日 平成6年(1994)12月28日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 高橋 弘行

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

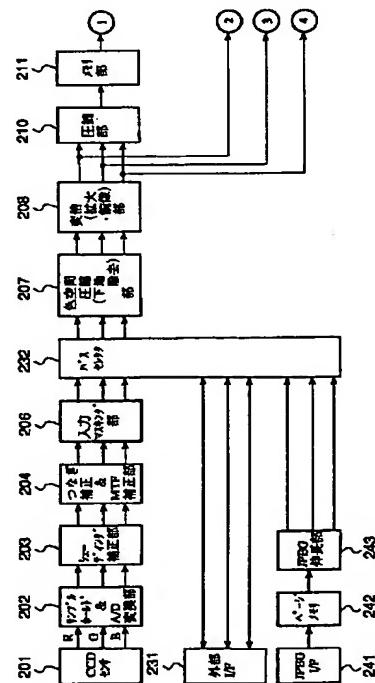
(74)代理人 弁理士 大塚 康徳 (外1名)

(54)【発明の名称】 画像処理装置、画像処理方法およびネットワークシステム

(57)【要約】

【目的】 入力された画像データが符号化されているい
ないにかかわらず、共通の符号化手段を用いてメモリサ
イズを低減することができる画像処理装置などを提供す
る。

【構成】 CCDセンサ201から入力マスキング部206は原
稿を読取った画像データを出力する。一方、JPEG-I/F24
1はATMでJPEGデータを入力し、入力されたJPEGデータは
ページメモリ242に一旦格納された後、画像形成タイミ
ングに同期してページメモリ242から読み出され、JPEG伸
長部243において復号される。バスセレクタ232は、入力
マスキング部206またはJPEG伸長部243から出力された画
像データを選択し、選択された画像データは、色空間変
換部207と変倍部208を介して、圧縮部210へ送られる。



【特許請求の範囲】

- 【請求項1】 符号化された画像データを入力する第一の入力手段と、前記第一の入力手段により入力された符号化された画像データを復号する復号手段と、符号化されていない画像データを入力する第二の入力手段と、前記復号手段により復号された画像データまたは前記第二の入力手段により入力された画像データを選択する選択手段と、前記選択手段により選択された画像データを符号化して記憶する記憶手段と、前記記憶手段に記憶された符号化された画像データを復号して出力する出力手段とを有することを特徴とする画像処理装置。
- 【請求項2】 符号化された画像データを入力する第一の入力手段と、前記第一の入力手段により入力された符号化された画像データの一部または全部を記憶する第一の記憶手段と、前記第一の記憶手段に記憶された符号化された画像データを復号する復号手段と、符号化されていない画像データを入力する第二の入力手段と、前記復号手段により復号された画像データまたは前記第二の入力手段により入力された画像データを選択する選択手段と、前記選択手段により選択された画像データを符号化して記憶する第二の記憶手段と、前記第二の記憶手段に記憶された符号化された画像データを復号して出力する出力手段とを有することを特徴とする画像処理装置。
- 【請求項3】 さらに、前記第一の記憶手段の読み書きタイミングを制御する制御手段と、前記出力手段により出力された画像データに基づいて画像を形成する複数の画像形成手段とを備え、前記制御手段は前記画像形成手段の画像形成タイミングに同期して前記第一の記憶手段から画像データを読出することを特徴とする請求項2に記載された画像処理装置。
- 【請求項4】 前記画像処理装置はネットワークシステムに接続され、前記第一の入力手段は前記ネットワークを非同期転送される符号化された画像データを入力することを特徴とする請求項1から請求項3の何れかに記載された画像処理装置。
- 【請求項5】 前記ネットワークはATM(非同期転送モード)でデータを転送するATMネットワークであることを特徴とする請求項4に記載された画像処理装置。
- 【請求項6】 前記ネットワークはローカルエリアネットワーク(LAN)であることを特徴とする請求項4に記載された画像処理装置。
- 【請求項7】 前記符号化された画像データはJPEG方式

で符号化されていることを特徴とする請求項1から請求項6の何れかに記載された画像処理装置。

【請求項8】 前記符号化された画像データはMPEG方式で符号化していることを特徴とする請求項1から請求項6の何れかに記載された画像処理装置。

【請求項9】 前記選択手段は、前記第一または前記第二の入力手段から予めまたは画像データと略同時に送られてくる信号またはコマンド、あるいはハードウェアキーの状態に基づいて、何れかの画像データを選択することを特徴とする請求項1から請求項3の何れかに記載された画像処理装置。

【請求項10】 前記選択手段は、前記第一の入力手段から画像データを入力している間、前記第二の入力手段による画像データの入力を禁止することを特徴とする請求項9に記載された画像処理装置。

【請求項11】 前記選択手段は、前記第二の入力手段から画像データを入力している間、前記第一の入力手段による画像データの入力を禁止することを特徴とする請求項9に記載された画像処理装置。

【請求項12】 前記第二の入力手段により入力される画像データは原稿を読み取って得られるものであることを特徴とする請求項1から請求項11の何れかに記載された画像処理装置。

【請求項13】 請求項1から請求項12の何れかに記載された前記画像処理装置を接続したことを特徴とするネットワークシステム。

【請求項14】 符号化された画像データを入力する第一の入力ステップと、前記第一の入力ステップで入力した符号化された画像データを復号する復号ステップと、符号化されていない画像データを入力する第二の入力ステップと、前記復号ステップで復号した画像データまたは前記第二の入力ステップで入力した画像データを選択する選択ステップと、前記選択ステップで選択した画像データを符号化して記憶手段に記憶させる符号化ステップと、前記記憶手段に記憶された符号化された画像データを復号して出力する出力ステップとを有することを特徴とする画像処理方法。

【請求項15】 符号化された画像データを入力して、その一部または全部を第一の記憶手段に記憶させる第一の入力ステップと、前記第一の記憶手段に記憶した符号化された画像データを復号する復号ステップと、符号化されていない画像データを入力する第二の入力ステップと、前記復号ステップで復号した画像データまたは前記第二の入力ステップで入力した画像データを選択する選択ステップと、

前記選択ステップで選択した画像データを符号化して第二の記憶手段に記憶させる符号化ステップと、前記第二の記憶手段に記憶された符号化された画像データを復号して出力する出力ステップとを有することを特徴とする画像処理方法。

【請求項16】 前記第一の入力ステップはネットワークを非同期転送される符号化された画像データを入力することを特徴とする請求項14または請求項15に記載された画像処理方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は画像処理装置、画像処理方法およびネットワークシステムに関し、例えば、入力された画像データを処理して出力する画像処理装置および画像処理方法、そしてその画像処理装置を接続したネットワークシステムに関するものである。

【0002】

【従来の技術】 画像処理装置のインターフェイスは、色分解された画像データを扱い、ATM（非同期転送モード）で転送するATMネットワーク、あるいは、ATM以外のモードにてデータを転送するイーサネットなどを用いたローカルエリアネットワーク（以下「LAN」という）に接続し、JPEGやMPEGなどの符号化方式で符号化した画像データを転送したり出力したりする。ただし、色分解された画像データそのものと、それらを符号化したデータとを切替えて出力するなどは行っていない。

【0003】

【発明が解決しようとする課題】 しかし、上記従来例においては、次のような問題点があった。画像処理装置そのものは一定速度で画像データを出力する必要がある。とくに、複数の画像形成手段を備えた装置においては、画像処理手段から一定速度で画像データが出力されないと画像を形成することができない。つまり、同期入力される原稿画像を読み取った画像データと、ATMネットワークを介して入力されるJPEGやMPEGなどの可変長符号化を施された画像データとがある場合、画像処理装置は双方の画像データを一定速度で出力しなければならない。

【0004】 さらに、画像メモリを備えた画像処理装置においては、そのメモリサイズを低減するために、画像メモリに記憶する画像に圧縮を施す方法がとられている。しかし、このような画像圧縮を行う画像処理装置は、上述したようなネットワークシステムと組合わせて使用されることまでは考慮されていない。

【0005】 本発明は、上述の問題を解決するためのものであり、入力された画像データにかかわらず、共通の符号化手段を用いてメモリサイズを低減することができる画像処理装置、画像処理方法およびネットワークシステムを提供することを目的とする。

【0006】

【課題を解決するための手段】 および

【作用】 本発明は、前記の目的を達成する手段として、以下の構成を備える。

【0007】 本発明にかかる画像処理装置は、符号化された画像データを入力する第一の入力手段と、前記第一の入力手段により入力された符号化された画像データを復号する復号手段と、符号化されていない画像データを入力する第二の入力手段と、前記復号手段により復号された画像データまたは前記第二の入力手段により入力された画像データを選択する選択手段と、前記選択手段により選択された画像データを符号化して記憶する記憶手段と、前記記憶手段に記憶された画像データを復号して出力する出力手段とを有することを特徴とする画像処理装置。

【0008】 本発明にかかる画像処理方法は、符号化された画像データを入力する第一の入力ステップと、前記第一の入力ステップで入力した符号化された画像データを復号する復号ステップと、符号化されていない画像データを入力する第二の入力ステップと、前記復号ステップで復号した画像データまたは前記第二の入力ステップで入力した画像データを選択する選択ステップと、前記選択ステップで選択した画像データを符号化して記憶手段に記憶させる符号化ステップと、前記記憶手段に記憶された画像データを復号して出力する出力ステップとを有することを特徴とする。

【0009】 本発明にかかるネットワークシステムは、符号化された画像データを入力する第一の入力手段と、前記第一の入力手段により入力された符号化された画像データを復号する復号手段と、符号化されていない画像データを入力する第二の入力手段と、前記復号手段により復号された画像データまたは前記第二の入力手段により入力された画像データを選択する選択手段と、前記選択手段により選択された画像データを符号化して記憶する記憶手段と、前記記憶手段に記憶された画像データを復号して出力する出力手段とを備えた画像処理装置を接続したことを特徴とする。

【0010】

【実施例】 以下、本発明にかかる一実施例の画像処理装置を図面を参照して詳細に説明する。以下では、本発明をカラー複写機の画像処理装置に適用する例を説明するが、本発明はこれに限らず、可変長符号化された画像データがATMで入力されるすべての画像処理装置に適用することができ、その出力先もカラー複写機に限らず、画像を形成する装置であればどんなものであってもよい。

【0011】

【第1実施例】

【システムの構成】 図1は本発明にかかる一実施例のネットワークシステムの構成例を示すブロック図である。

【0012】 図1において、1101はATMネットワークで、JPEGやMPEGなどの符号化方式で符号化された画像データなど各種の符号データを、ATMで転送する。1103はLAN

で、例えばイーサネットを用いてATM以外のモードでデータを転送するものである。

【0013】1105はファクシミリ装置で、ATMネットワーク1101に接続され、画像データの圧縮・伸長機能を有する。1107はカラープリンタで、ATMネットワーク1101に接続され、その内部にページメモリを有し、受信した符号データを伸長した画像データに基づいて、カラー画像を形成する。

【0014】1109と1119はそれぞれ、リーダとプリンタを備えたカラー複写機で、リーダで読み取った原稿の画像データを例えばJPEG方式で圧縮する圧縮回路、圧縮した画像データを書込むページメモリ、ページメモリに書込んだ圧縮画像データを伸長してプリンタへ供給する伸長回路などを含む。なお、カラー複写機1109はATMネットワーク1101へ接続され、カラー複写機1119は、後述するサーバ1117へ接続されている。1111と1117はそれぞれサーバで、サーバ1111は、ATMネットワーク1101を介して入力される画像データを一旦蓄えるものである。また、サーバ1117は、カラー複写機1119に接続されている。

【0015】1113はワークステーションで、サーバ1111に画像データを入出力するためのものである。1115はパソコンで、ATMネットワーク1101とLAN1103とに接続され、その間でMPEGやJPEGなどの符号データの授受を行ってデータの符号化・復号を行うとともに、各種画像データの編集を含む各種の処理を行う。また、このパソコン1115は、ATMネットワーク1101または専用線を介して、プリンタ1107と接続されている。

【0016】1121はデジタルテレビで、ATMネットワーク1101を介してMPEGやJPEGなどの符号データを受信し、これを復号して可視像としてCRTディスプレイへ表示する。なお、かかるディスプレイは、FLCと呼ばれる強誘電体液晶を用いたものでもよい。1123はVTRで、ATMネットワーク1101を介してMPEGやJPEGなどの符号データを受信し、受信した符号データをそのまま、または復号などの所定の信号処理を施した後、磁気テープへ記録する。また、VTR1123は、外部から受信した非圧縮の画像データを、MPEGまたはJPEG方式で圧縮してた後、磁気テープに記録するための画像データ圧縮器を有している。

【0017】1127はCATV局で、MPEGあるいはJPEG方式で圧縮した画像データをATMネットワーク1101へ送出する。つまり、CATV局1127は、ATMネットワーク1101を介して、画像を放送するものである。1129と1131はそれルータで、ルータ1129はATMネットワーク1101と他のATMネットワークとを接続し、ルータ1131はATMネットワーク1101と他のLANとを接続する。

【0018】また、ファクシミリ装置1105、カラープリンタ1107およびカラー複写機1109とATMネットワーク1101との間には、図示しないATMネットワークスイッチが設けられている。

【0019】[JPEG符号化] 次に、上記システムにおい

て伝送される各種データの内、JPEGデータについて説明する。JPEG符号化方式は、画像データの周波数特性や人間の視覚特性を利用して、カラー静止画の圧縮を行うことを目的とした国際標準方式である。

【0020】図2AはJPEGデータの構成を示す図で、符号データおよび各種マーカコードが、イメージ/フレーム/スキャンの階層構造として構成される。すなわち、JPEGデータはSOI(Start Of Image)コード、フレーム、EOI(End Of Image)コードから構成され、そのフレームは、階層符号化されたデータの場合は各階層ごとに複数のフレームからなり、そうでない場合は単一のフレームで構成されている。さらに、フレームはSOF(Start Of Frame)コード、フレームヘッダ、スキャンから構成され、そのスキャンはSOS(Start Of Scan)コード、スキャンヘッダ、符号データで構成されている。なお、上記のスキャンは、輝度データ(Y)と二つの色差データ(Cr, Cb)とを分けて符号化(ノンインターリープ)する場合は複数のスキャンから構成され、各データを分けずに符号化(インターリープ)する場合は單一のスキャンで構成される。

【0021】図3はJPEGベースラインシステムにおける符号化アルゴリズムを説明する図、図4は同システムにおける復号アルゴリズムを説明する図である。

【0022】図3において、入力された画像データは、ブロック化回路1201で8×8画素のブロックに分割され、これをDCT回路1202で二次元DCT(離散コサイン変換)することにより、一個の直流成分(DC)と63個の交流成分(AC)からなる空間周波数成分(DCT係数)に変換する。得られた各周波数成分は、量子化器1203において、それぞれ所定の量子化係数で除されて量子化される。量子化された各周波数成分は、直流成分と交流成分とに分けられた後、異なるアルゴリズムによってそれぞれ符号化される。なお、量子化係数は、一般に、周波数成分毎に異なる係数が用いられ、視覚上重要な低域成分に対する量子化係数は、高域成分に対する量子化係数に比べて小さく設定される。これによって、視覚的に重要度が低い高域成分がカットされて、データサイズが削減されることになる。

【0023】分離された直流成分は差分回路1204へ入力され、隣接するブロックとの相関が高いことを利用するために、先行ブロックの直流成分と差分に変換される。得られた差分はハフマン符号器1205へ入力され、一次元ハフマン符号化されて、直流成分の符号データとなる。

【0024】一方、交流成分はスキャン回路1206へ入力され、63個の交流成分は、視覚的に重要な低域の周波数成分から、順次、ジグザクスキャンされて一次元の配列になる。一次元の配列に並べられた交流成分は判定器207へ入力され、各成分の値がゼロであるかゼロ以外の値

(有効係数)であるかが判定される。カウンタ1208はゼロのランレンジスをカウントし、グループ化回路1209は有効係数をその値によってグループ化する。このように

して得られたランレンジスとグループ値との組合せはハフマン符号器1210へ入力され、二次元ハフマン符号化されて、交流成分の符号データとなる。

【0025】ここで、ハフマン符号器1205と1210は、直流成分については生起確率の高い差分値、交流成分については生起確率の高いランレンジスと有効係数との組合せに、より短い符号長を割当てることによってデータサイズを削減する。また、生起確率が低いものについては所定のコード（ZRLコード）と組合わせることによって、有限のコード数にて総てのパターンを表すことができる。

【0026】以上の処理を各ブロック単位に行うと、一枚のカラー静止画像の符号化が終了するが、その後、各符号データは、付加回路1211において、前述したマーカコードなどが付加され、図2Aに示したJPEGデータになる。なお、量子化係数やハフマン符号は任意に設定することができるため、SOIコードの後に、符号化に用いた量子化係数テーブルやハフマンテーブルを付加する。

【0027】次に、JPEGの復号アルゴリムについて説明する。

【0028】入力されたJPEGデータは、復号器1212において、添付されたハフマンテーブルに基づいて復号される。復号された直流成分は、加算器1213において、先行ブロックの直流成分と加算され、復号された交流成分は、並換回路1214において並換えられて、その各周波数成分は元の二次元配列に戻る。その後、各周波数成分は、逆量子化器1215において、添付された量子化係数テーブルに基づいて逆量子化された後、IDCT回路1216において逆DCTが施され、画像データ（復号データ）に戻される。

【0029】以上の処理を各ブロック単位で行うと、一枚のカラー静止画像の復号が終了する。

【0030】なお、以上のアルゴリムはJPEG方式の基本的なものであるが、さらに、各種の階層符号化を取り入れたエクステンドシステムも認められていて、階層符号化を行う場合はSOFコードによってその種類を表すことになっている。

【0031】【MPEG符号化】次に、上記システムにおいて伝送される各種データの内、MPEGデータについて説明する。MPEG符号化方式は、動画像を高能率符号化することを目的とする国際標準で、JPEG方式と同様に画像データの周波数特性や人間の視覚特性を利用するものであるが、さらに、動画像特有の時間軸方向の冗長度を利用して、高能率符号化を行うものである。

【0032】MPEG方式は、デジタル記録メディア用に転送レートを最大1.5MbpsとしたMPEG1と、伝送レートの上限をなくして双方向デジタルマルチメディア機器、例えばデジタルVTR、ATV（次世代テレビ）、光ファイバネットワークなどのすべての伝送系で用いることを意図したMPEG2があるが、基本的なアルゴリズムはほぼ

同様であるので、MPEGをベースとしてそのデータ構造および符号化・復号アルゴリズムを説明する。なお、MPEG2では、使用可能な符号化方法を複数のプロフィール（シンプルプロフィール、メインプロフィール、スケーラブル、空間スケーラブル、ハイ）によって規定しているが、代表的なメインプロフィールは基本的にMPEG1とほぼ同様である。

【0033】まず、MPEGにおける高能率符号化方式の原理について説明する。この符号化方式は、フレーム間の差分を取ることで時間軸方向の冗長度を低下させ、得られた差分データをDCTおよび可変長符号化して空間方向の冗長度を低下させることによって、高能率符号化を実現する。つまり、動画の場合は連続するフレームの相関が高いので、符号化しようとするフレームに対して時間的に先行または後行するフレームとの差分を取ることにより、時間軸方向の冗長度を低下させることができる。

【0034】そこで、MPEG方式のフレーム構成は、図5に示すように、I-ピクチャ、P-ピクチャ、B-ピクチャからなり、これらを所定の順序で組合せたものである。

20 ここで、I-ピクチャは、フレーム内符号化(intra-code mode)モードで符号化するイントラ符号化画像であり、P-ピクチャは、先行するフレーム（以下「前フレーム」という）との差分を符号化する予測符号化(predictive coded)画像であり、B-ピクチャは、前フレームと後行するフレーム（以下「後フレーム」という）あるいは前後フレームからの補間画像との間の差分の内、最も小さい差分を符号化する両方向予測符号化(bi-directionally predictive coded)画像である。なお、フレーム中に新たな物体が現れた場合など、前フレームとの差分を取るよりも、後フレームとの差分を取った方がその差分が小さくなる場合があり、両方向予測符号化はこれを考慮したものである。

【0035】このようなI-ピクチャ、P-ピクチャ、B-ピクチャを、それぞれ一枚、四枚、十枚で一単位(GOP: Group of Picture)とし、先頭にI-ピクチャを配し、二枚のB-ピクチャと一枚のP-ピクチャとを繰返し配する組合せを、MPEGは推奨している。一定周期ごとにI-ピクチャを配置するのは、逆再生などの特殊再生や、GOPを単位とする部分再生を可能にするとともに、エラー伝播の防止を図ったものである。

【0036】次に、MPEGの動き補償について説明する。

【0037】符号化の際は、8×8画素のブロックを輝度データについて4ブロック、色差データについて2ブロック集めたマクロブロックを単位として、前または後フレームの対応するブロック近傍のマクロブロックとの差分をとり、一番差が少ないマクロブロックを探索することによって動きベクトルを検出して、この動きベクトルをデータとして符号化する。復号の際は、動きベクトルを用いて、前または後フレームの対応するマクロブロックデータを抽出し、これによって動き補償を用いて符号化

された符号データの復号を行う。このような動き補償に際しては、前フレームを一旦符号化した後、再度、復号して前フレームとし、この前フレームにおけるマクロブロックと符号化しようとするフレームのマクロブロックとを用いる。なお、MPEG1はフレーム間の動き補償を行うが、MPEG2はフィールド間の動き補償を行う。また、動き補償によって得られた差分データおよび動きベクトルは、先に説明したDCTおよびハフマン符号化によって符号化される。

【0038】次に、MPEG方式のデータ構造について説明する。

【0039】図6はMPEGのデータ構造を示す図で、ビデオシーケンス層、GOP層、ピクチャ層、スライス層、マクロブロック層、ブロック層からなる階層構造である。以下、下から順に各層について説明する。

【0040】ブロック層は、JPEGと同様、輝度データおよび色差データごとに 8×8 画素のブロックを単位として構成され、この単位ごとにDCTが行われる。

【0041】マクロブロック層は、 8×8 画素のブロックを、輝度データについては4ブロック、色差データについては1ブロックずつまとめたものを単位として、マクロブロックヘッダを付したものである。前述したように、動き補償および符号化はこのマクロブロックを単位として行われる。マクロブロックヘッダは、そのマクロブロックの動き補償および量子化ステップの各データと、マクロブロック内の六つのDCTブロック($Y_0, Y_1, Y_2, Y_3, Cr, Cb$)がデータを有するか否かを表すデータとを含んでいる。

【0042】スライス層は、画像の走査順に連なる一つ以上のマクロブロックと、スライスヘッダとで構成される。スライスヘッダは、そのスライス層内の量子化ステップに関するデータを有し、各マクロブロックが固有の量子化ステップデータをもたない場合は、スライスヘッダの量子化ステップが用いられるので、同一スライス層内の一連のマクロブロックにおける量子化ステップを一定にすることができる。なお、スライス層の先頭のマクロブロックは直流成分の差分値をリセットする。

【0043】ピクチャ層は、スライス層をフレーム単位で集めたものであり、ピクチャスタートコードなどを含むヘッダと、これに続く一つまたは複数のスライス層とから構成される。なお、ピクチャ層のヘッダは、画像の符号化モードを示すコードや、動き検出の精度(画素単位か半画素単位か)を示すコードなどを含んでいる。

【0044】GOP層は、グループスタートコードや、シーケンスの開始からの時間を示すタイムコードなどを含むヘッダと、これに続く複数のIフレーム、Bフレーム、Pフレームとから構成される。

【0045】ビデオシーケンス層は、シーケンススタートコードから始まって、シーケンスエンドコードで終了し、その間に、画像サイズやアスペクト比など復号に必

要な制御データや画像サイズなどと、複数のGOPとが配列されたものである。

【0046】このような構造をもつMPEGデータはビットストリームが規定されている。

【0047】次に、MPEGデータを扱う基本的な符号化装置および復号装置について説明する。

【0048】図7はMPEG符号化装置の構成例を示すブロック図で、符号化対象の画像サイズは、図9に示すように、 $1,920 \times 1,080$ 画素のHigh(MPEG2におけるハイレベルに対応)、 $1,440 \times 1,080$ 画素のHigh1440(MPEG2におけるハイ1440レベルに対応)、4:2:2または4:2:0のCCI R.601対応画像(MPEG2におけるメインレベルに対応)およびSIF,CIF,QCIFフォーマットに対応した画像があり、MPEG1およびMPEG2のローレベルではSIFフォーマットの画像サイズを対象とする。

【0049】図7において、1301はブロック化回路で、入力された画像データを 8×8 画素のブロックに分割する。1302はDCT回路で、スイッチ1310を介して入力されたブロックにDCTを施す。スイッチ1310は、入力された画像データがI-ピクチャかそれ以外のピクチャかに応じて切換えられ、I-ピクチャの場合は接点aを選択し、それ以外の場合は接点bを選択する。従って、I-ピクチャの場合、ブロック化回路1301から出力されたブロックは、DCT回路1302へ入力される。また、I-ピクチャ以外の場合は、先に説明した動き補償が行われる。

【0050】1303は量子化器で、DCT回路1302から出力されたDCT係数を量子化する。1304は可変長符号化器(以下「VLC」という)で、量子化器1303から出力された量子化係数を符号化する。1309はバッファで、VLCから出力された符号を、一時、記憶する。なお、VLC1304は、JPEGと同様に二次元ハフマン符号化を行なうが、生起確率が低いものについては所定のコード(エスケープコード)を一意的に割当てる点で異なる。

【0051】1308は局部復号器で、逆量子化器1311および逆DCT回路1312からなり、量子化器1303から出力された量子化係数に逆量子化および逆DCTを施す。1306は動きベクトル検出回路で、加算器1313を介して局部復号器1308から出力されたブロックと、ブロック化回路1301から出力されたブロックとを入力して、動きベクトルを検出する。1305は動き補償回路で、加算器1313を介して局部復号器1308から出力されたブロックを入力するとともに、動きベクトル検出回路1306で検出された動きベクトルを参照して、所定のフレーム(前フレーム、後フレームまたはこれらの補間フレーム)における対応マクロブロックを出力する。なお、動きベクトル検出器1306は、これから符号化するフレームと、参照フレームとの比較を行なって、動きベクトルを得るものであり、その検出結果は、動き補償回路1305が输出すべきマクロブロックを指定する。また、1314はI-ピクチャ以外の場合に閉じるスイッチである。

【0052】1316は減算器で、動き補償回路1305の出力とブロック化回路1301の出力を減算処理する。その差分値は、I-ピクチャ以外の場合、スイッチ1310を介してDCT回路1302へ入力され、符号化が施される。

【0053】また、1307はレート制御回路で、バッファ1308における符号の占有量に基づいて、量子化器1303の量子化ステップを変更することにより符号量制御を行う。1315は付加回路で、バッファ1308から出力された符号データに、前述した各種ヘッダを附加して、MPEGデータとして出力するものである。

【0054】図8はMPEG復号装置の構成例を示すブロック図で、1401は入力バッファで、入力されたMPEGデータを、一時、記憶する。1402は可変長復号器（以下「VL D」という）で、入力バッファ1401から順次読み出された符号データを復号する。1403は逆量子化器で、VLD1402で復号されたデータを逆量子化する。1404はIDCTで、逆量子化器1403で逆量子化されたデータに逆DCTを施して、空間領域のデータに変換する。1405は動き補償回路で、スイッチ1408を介してデータを入力し、動き補償用の差分値を出力する。1407は加算器で、逆DCT回路1404の出力に動き補償回路1405から出力された差分値を加算する。なお、スイッチ1408は、図示しないデータ検出回路によって検出された符号化識別符号に基づいて、I-ピクチャの場合は接点aを選択し、I-ピクチャ以外の場合は接点bを選択する。従って、I-ピクチャの場合は、IDCT回路404の出力が出力バッファ1406へ送られ、I-ピクチャ以外の場合は、加算器1407の出力が出力バッファ1406へ送られる。

【0055】このようにして復号されたデータは、出力バッファ1406で一旦記憶され、さらに、元の空間配置に復元されて1フレームの画像データとして出力される。

【0056】[ATMフォーマット] 次に、ATM通信フォーマットについて説明する。

【0057】図2BはATM通信フォーマットを示す図で、一連のビットストリームを複数の固定長パケットに分割し、各パケットは複数（例えば四つ）のATMセルで構成する。ATMセルは、パケットヘッダと、データ用のペイロードとから構成され、一般的に、ヘッダは5バイト、データは48バイトとされている。このATM通信によれば、ネットワークのビットレートとは独立（非同期）に、データを伝送することができ、単位時間当たりの伝送セル数によって伝送レートを任意に設定することができるため、種々のデータを混在して伝送する伝送系に適している。

【0058】[パソコン] 次に、図1に示したパソコン1115の構成について説明するが、パソコン1115は、上述したような各種のデータを扱うとともに、種々の機能を実行するために伝送されるデータのデータサイズ、および、処理に要する転送速度に応じて、最適なデータバスを選択的に用いるマルチバスシステムを備えている。本

実施例においては、16ビットのデータバスD1、32ビットのデータバスD2、64ビットのデータバスD3、拡張バスとして128ビットのデータバスD4、および、システムバスBを備えている。また、パソコン1115は、機能拡張を可能とするために、後述する拡張ボードインターフェイスを備えていて、このインターフェイスに接続される各種の拡張ボードによって機器の拡張を図ることができる。

【0059】図10はパソコン1115の構成例を示すブロック図で、1501はネットワークインターフェイス（I/F）、1502はATMコントローラで、これらを介して、図1に示したATMネットワーク1101やLAN1103などの伝送チャンネルと間で各種データの授受を行う。また、ATMコントローラ1502は、ATMスイッチとしての機能のみならず、ATMネットワーク1101における輻輳制御などの各種通信制御を行う。

【0060】1503はCPUで、ROM1506に予め格納されたプログラムなどにしたがって、装置全体の制御を行う。また、CPU1503は、サブCPUとしてマルチバスシステムを構成するバスコントローラ1504と、ビット変換器1505とを備えている。このマルチバスシステムは、処理するデータサイズや処理速度に応じて、何れかのデータバスを適宜使い分けることにより、必要な処理速度を得るものである。

【0061】1507はメモリコントローラで、ハードディスク装置1508AやCD-ROMドライブ1508Bなどを有する外部記憶装置1509との間でデータの授受を行う。1510は編集コントローラで、画像編集時などにおけるデータの位相管理などを行う。

【0062】1511はディスプレイコントローラで、メモリ1512Aを介して、CRTディスプレイ1513やFLCディスプレイ1514などの表示デバイスへ画像データを送り、画像を表示させる。また、ディスプレイコントローラ1512は、表示デバイスの種類に応じて、適宜、処理を行う。1515はプリンタコントローラで、メモリ1512Bを介して、熱転写プリンタ1516や、インクジェットと熱転写など異なる方式のプリント部を備えたハイブリッドプリンタ1517へ画像データを送り、画像をプリントさせる。なお、プリンタコントローラ1515は、プリントする画像データに応じて、両プリンタを使い分ける。なお、メモリ1512Aと1512Bを一つのメモリにして、ディスプレイコントローラ1511とプリンタコントローラ1515に共用させることもできる。

【0063】1518はデータの符号化/復号を行うCODECで、先に説明したようなJPEG方式およびMPEG方式に対応している。1519は拡張ボードインターフェイスで、前述したように、ここへ各種の拡張ボード1520、1521、1522を接続することにより、パソコン1115の機能を拡張することができる。

【0064】1523は入力デバイスコントローラで、キーボード1524およびマウス1525を接続する。1526は音声処

理部で、音声信号を処理してスピーカ1527へ出力する。1528はシステムポートで、手書入力のためのタブレット1529、マイクロフォン1530、ビデオカメラ1531やスキャナ1532が接続される。

【0065】このような構成のパソコン1115は、上述したように、マルチデータバスD1,D2,D3,D4、バスコントローラ1504およびビット変換器1505からなるマルチバスシステムを備えているので、データサイズや処理に応じて必要となる転送・処理速度に基づいて、最適なデータバスを選択的に使用することができる。また、パソコン1115は、拡張ボードインターフェイス1519に接続される拡張ボードにより、その機能を拡張することができ、例えば、上述した各プロファイルに対応する符号化・復号を行なうCODECボードを接続することによって、それらプロファイルに対応する処理も容易に可能になる。

【0066】●CODEC

次に、CODEC1518の構成について説明する。

【0067】図11はCODEC1518の構成例を示すブロック図で、2600はデータバス、2601はシステムバスで、各機能ブロックを相互に接続している。また、システムバス2600とパソコン1115本体のシステムバスSBはインターフェイス2602を介して結合され、データバス2600とパソコン1115本体の各データバスはインターフェイス2602を介して結合されている。2616はバスアービタで、パイプライン処理などにおけるデータバス2600の調停を行う。

【0068】2604はCODEC518全体の動作制御を行うCPUで、RAM2605に予め記憶されたプログラムに基づいて各機能ブロックを制御し、符号化および復号処理を実行させる。

【0069】2606はコード検出器で、入力符号データにおけるスタートコード（タイムコード）や各種ヘッダなどの制御コードと符号データを検出する。検出された各コードは、データバス2600あるいはシステムバス2601を介して、CPU1604へ送られて動作を制御する情報として利用されるとともに、パラメータメモリ2607に記憶された後、適宜、所定のブロックに送られる。

【0070】2608は動き補償ユニットで、レファレンスバッファ2615を用いて符号化時および復号時におけるP-ピクチャおよびB-ピクチャの動き補償を行うほか、JPEG符号化におけるDC成分の差分値を求める動作も行う。

【0071】2609はレート制御ユニット、2610は符号化バッファ、2611は復号バッファ、2612は複数のDCT器と逆DCT器(IDCT)とを備える変換ユニット、2613は複数の量子化器と逆量子化器とを備える量子化ユニット、2614は複数のVLCとVLDとを備える可変長符号化ユニットである。また、2613Aは量子化ユニット2613の量子化テーブル、2614Aは可変長符号化ユニット2614のハフマンテーブルで、これらのテーブルには、ユニットが処理を行う際に必要な量子化ステップやハフマンコードなどの各種パラメータが、適宜、パラメータメモリ2607より供給さ

れる。

【0072】このような機能ブロックを備えたCODEC1518のCPU2604は、パソコン1115本体のCPU1503から受けた指示に応じて、所定のユニットを動作させ、符号化または復号を行う。具体的には、符号化バッファ2610を介して伝送される入力画像データ、または、動き補償ユニット2608から出力される動きベクトルデータおよび差分値（被符号データ）は、変換ユニット2612、量子化ユニット2613、可変長符号化ユニット2614において、順次、処理され出力バッファとして機能する復号バッファ2611に蓄えられた後、CPU2604から指示される所定のタイミングで、データバス2600およびインターフェイス2603を介して、CODEC1518から出力される。

【0073】一方、復号バッファ2611を介して伝送される符号データ（被符号データ）は、可変長符号化ユニット2614、量子化ユニット2613、変換ユニット2612において、順次、処理され出力バッファとして機能する符号化バッファ2610に蓄えられた後、CPU2604から指示される所定タイミングで、データバス2600およびインターフェイス2603を介して、CODEC1518から出力される。

【0074】CODEC1518は、同時に複数系統の符号化または復号を行う場合や、符号化と復号を並行処理する場合、あるいは、パソコン1115本体における通信・表示・プリントアウトなどの各種処理と符号化・復号を平行して行なう場合など、各種の処理態様に応じた最適なシーケンスを用いて、各ユニットへのデータ転送制御および各ユニットの動作制御を行う。なお、これらのシーケンスに対応する動作プログラムは、スタティックRAMやバッテリバックアップされたRAMからなるRAM2605に予め記憶されている。また、RAM2605に記憶されたプログラムは、必要に応じて更新することができる。

【0075】【カラー複写機の構成】次に、カラー複写機1109および1119の画像処理装置の構成について説明する。

【0076】●リーダ部

図12Aおよび図12Bは画像処理装置の構成例を示すブロック図である。

【0077】同図において、201はCCDセンサで、RGB三色のフィルタを備えた3ラインCCDセンサであり、原稿画像を読取る。202はサンプルホールド&A/D変換部で、CCDセンサ201から入力されたアナログRGB画像信号を例えば各8ビットのデジタルRGB画像信号に変換する。203はシェーディング補正部で、A/D変換された画像信号にシェーディング補正を施す。204はつなぎ補正&MTF補正部で、シェーディング補正された画像信号に、CCDセンサ201のRGB各色の副走査方向の位相合せ、光学的なゆがみの補正、変倍時の副走査方向のずれ補正を施す。206は入力マスキング部で、上述した補正が施されたRGB画像信号を装置に合ったRGB画像信号に変換する。

【0078】232はバスセレクタで、図示しない画像処

理装置の制御部からの選択信号により、入力マスキング部206から出力された画像信号、または、外部I/F231を介して入力された画像信号を選択する。なお、外部I/F231は、ATMネットワーク1101やLAN1103に接続するためのネットワークインターフェイス、または、セントロニクス、SCSI、GPIB、RS232C、RS422などの汎用インターフェイスである。また、バスセレクタ232は、入力マスキング回路206から入力された画像信号を外部I/F231へ送ることもでき、ホストマシン（例えばパソコン1115）などは、外部I/F231を介して、原稿を読み取った画像データを得ることもできる。

【0079】207は色空間圧縮部で、バスセレクタ232から入力された画像信号の色再現範囲を、画像を出力する機器の色再現範囲に合わせて圧縮するとともに、下地

（下色）を除去する。208は変倍部で、色再現範囲が圧縮された画像信号に、必要に応じて画像を拡大する変倍処理および鏡像に変換する鏡像処理を施す。210は圧縮部で、変倍部208から入力された画像信号を符号化してメモリ部211に格納する。メモリ部211に格納された符号化された画像信号は、後述するプリンタ部の出力に同期して、四つの画像形成部233m, 233c, 233y, 233kによって読み出され、MCYK画像信号が形成される。なお、四つの画像形成部233m, 233c, 233y, 233kは同一の構成を備えているので、以下ではM画像形成部233mについて説明し、他の説明は省略する。

【0080】212は伸長部で、メモリ部211から入力された符号化された画像信号を復号する。なお、元の画像信号を不可逆圧縮した場合には、この伸長によって画質が劣化することがある。222はバスセレクタで、図示しない画像処理装置の制御部からの選択信号により、伸長部212から出力された画像信号、または、変倍部208から出力された画像信号を選択する。219はLOG変換部で、バスセレクタ222から入力されたRGB画像信号を例えば8ビットのMCY画像信号に変換する。213はマスキング・UCR部で、LOG変換部219から入力された画像信号に出力マスキング処理およびUCR処理を施して、例えば8ビットのM画像信号を出力する。

【0081】214は変倍部で、マスキング・UCR部213から入力されたM画像信号に、必要に応じて画像を縮小する変倍処理を施す。215はガンマ補正部で、画像を出力する機器の色再現特性に合わせて、変倍部214から入力されたM画像信号にガンマ補正を施す。216はスマージング部で、ガンマ補正を施されたM画像信号に、モアレを除去するなどの目的でスマージング処理を施す。217はエッジ強調部で、スマージング処理が施されたM画像信号に含まれる文字や線画などのエッジを強調する。

【0082】220は非圧縮メモリで、エッジ強調部217から入力された画像信号を記憶する。221はセレクタで、図示しない画像処理装置の制御部からの選択信号により、エッジ強調部217から出力された画像信号、また

は、非圧縮メモリから出力された画像信号を選択する。218はビデオ処理部で、セレクタ221から入力されたM画像信号を、画像を出力する機器に応じた信号に変換する。例えば、画像出力機器がレーザビームプリンタの場合、レーザ素子をドライブするために、入力された画像信号に応じてパルス幅変調を施したドライブ信号を出力する。

【0083】●プリンタ部の構成

図13は図1に示したカラー複写機1109, 1119の概観図で、10大きく二つの構成に分けられる。101はリーダ部で、前述したように、カラー原稿画像を読み取り、さらに画像処理を行う部分である。103はプリンタ部で、異なる像持体を備え、リーダ部101から送られてくる各色のデジタル画像信号に応じてカラー画像を再現する。なお、リーダ部101にセットされた原稿フィーダ102は、リーダ部101の原稿読み取エリアへ自動的に原稿を搬送する公知のオプション機器である。

【0084】301はポリゴンスキャナで、ビデオ処理部218によりMCYK独立に駆動される四つのレーザ素子（不図示）で発光されたレーザビームを、各色に対応する画像形成部の感光ドラム上に走査するとともに、ビーム検知センサ（不図示、以下「BDセンサ」という）で走査されたレーザビームを検知して主走査同期信号を生成する。302はM画像形成部、303はC画像形成部、304はY画像形成部、305はK画像形成部で、それぞれ対応する色の画像を形成する。画像形成部302～305の構成は略同一なので、以下にM画像形成部302の詳細を説明して、他の画像形成部の説明は省略する。

【0085】M画像形成部302において、318は感光ドラムで、ポリゴンスキャナ301からのレーザビームによって、その表面に潜像が形成される。315は一次帯電器で、感光ドラム318の表面を所定の電位に帯電させ、潜像形成の準備を施す。313は現像器で、感光ドラム318上の潜像を現像して、トナー画像を形成する。なお、現像器313には、現像バイアスを印加して現像を行うためのスリープ314が含まれている。319は転写帯電器で、転写ベルト306の背面から放電を行い、感光ドラム318上のトナー画像を、転写ベルト306上の記録紙などへ転写する。転写後の感光ドラム318は、クリーナ317でその表面を清掃され、補助帯電器316で除電され、さらに、前露光ランプ330で残留電荷が消去されることにより、再び、一次帯電器315によって良好な帯電が得られるようになる。

【0086】次に、記録紙などの上へ画像を形成する手順を説明する。308は給紙部で、カセット309, 310に格納された記録紙などを、転写ベルト306へ供給する。給紙部308から供給された記録紙は、吸着帯電器311によって帯電させられる。312は転写ベルトローラで、転写ベルト306を駆動し、かつ、吸着帯電器311と対になって記録紙などを帯電させ、転写ベルト306に記録紙などを吸着

させる。329は紙先端センサで、転写ベルト306上の記録紙などの先端を検知する。なお、紙先端センサ329の検出信号は、プリンタ部103からリーダ部101へ送られて、リーダ部101からプリンタ部103にビデオ信号を送る際の副走査同期信号として用いられる。

【0087】この後、記録紙などは、転写ベルト306によって搬送され、画像形成部302～305においてMCYKの順にその表面にトナー画像が形成される。K画像形成部305を通過した記録紙などは、転写ベルト306からの分離を容易にするため、除電帶電器324で除電された後、転写ベルト306から分離される。325は剥離帶電器で、記録紙などが転写ベルト306から分離する際の剥離放電による画像乱れを防止するものである。分離された記録紙などは、トナーの吸着力を補って画像乱れを防止するためには、定着前帶電器326, 327で帶電された後、定着器307でトナー画像が熱定着された後、排出される。340は排紙センサで、記録紙などが排出されたことを検知するものである。

【0088】●データ圧縮部

本実施例のデータ圧縮部における圧縮方式は、JPEGなど20の規格化された圧縮方式とは異なる。つまり、画像処理*

$$\begin{bmatrix} L \\ a \\ b \end{bmatrix} = \begin{bmatrix} 0 & \alpha_{12} & 0 \\ \alpha_{21} & \alpha_{22} & 0 \\ 0 & \alpha_{32} & \alpha_{33} \end{bmatrix} \begin{bmatrix} (X/X_0) \cdot (1/3) \\ (Y/Y_0) \cdot (1/3) \\ (Z/Z_0) \cdot (1/3) \end{bmatrix} + \begin{bmatrix} \alpha_{14} \\ 0 \\ 0 \end{bmatrix} \quad \dots(1)$$

ただし、 α_{ij} , X_0, Y_0, Z_0 は定数

a^b は a の b 乗を表す

【0092】上式のX, Y, Zは、RGB信号を演算して生成される信号で、次式により表される。

$$\begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} \beta_{11} & \beta_{12} & \beta_{13} \\ \beta_{21} & \beta_{22} & \beta_{23} \\ \beta_{31} & \beta_{32} & \beta_{33} \end{bmatrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix} \quad \dots(2)$$

ただし、 β_{ij} は定数

【0093】402は明度信号符号化器で、明度信号Lを例えば 4×4 画素ブロック単位で符号化して、符号信号L-codeと、該画素ブロックがエッジ部であるか否かを示す属性信号E-codeとを出力する。403は色度信号符号化器で、色度信号a, bを例えば 4×4 画素ブロック単位で符号化して符号信号ab-codeを出力する。

【0094】これらの符号信号はメモリ部211に格納され、伸長部212によって読み出される。404は明度信号復号器で、入力された符号信号L-codeから明度信号Lを復号する。405は色度信号復号器で、入力された符号信号ab-codeから色度信号a, bを復号する。406は色空間変換器で、復号されたLab画像信号を元のRGB画像信号に変換する。トナー現像色であるM, C, Y, Kの各色成分へ変換する。407は対数変換器で、色空間変換器406から入力され

* 装置が扱う画像においては文字や細線などの画像データの出現頻度が比較的高いので、これらの画像データがより有効に再現されるような方式を採用している。さらに、固定長符号化にして画像データの出力スピードを可変しなくても済むようにした、画像処理装置に適した画像圧縮方式を採用している。

【0089】図14は圧縮部210が行う符号化を説明するための図で、その一升は一画素に相当し、この一画素は例えばRGB各8ビットで構成されている。この 4×4 画素計

10 16画素を1ブロックとして、 $16\text{画素} \times 3\text{色} \times 8\text{ビット} = 384\text{ビット}$ のデータを1/6に圧縮して、64ビットの固定長データにする。この符号化には、後述するベクトル量子化や直交変換符号化を用いる。

【0090】●色空間変換部

図15は圧縮部210および伸長部212mの詳細な構成例を示すブロック図である。

【0091】同図において、401は色空間変換器で、圧縮部210へ入力されたRGB画像信号を明度信号Lと色度信号aおよびbに変換する。ここでLab信号は、CIEで規定される均等色空間を表す信号であり次式で表される。

$$\begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} \beta_{11} & \beta_{12} & \beta_{13} \\ \beta_{21} & \beta_{22} & \beta_{23} \\ \beta_{31} & \beta_{32} & \beta_{33} \end{bmatrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix} \quad \dots(2)$$

たRGB信号をMCY画像信号に変換する。

【0095】●明度信号符号化器

図16は明度信号符号化器402の詳細な構成を示すブロック図、図17, 18は明度信号符号化の概念を示す図である。

【0096】画像データの符号化（圧縮）は、例えば図14に示したように、主走査4画素×副走査4ラインの計16画素のブロックを単位として行う。ここで、XPHSは主走査位置を示す2ビットの信号で0, 1, 2, 3を繰返し、YPHSは副走査位置を示す2ビットの信号で0, 1, 2, 3を繰返し、図に示すように、信号XPHSおよびYPHSに同期して、 4×4 の画素ブロックが切出される。

【0097】まず、明度信号符号化の概念を図17, 18を40用いて説明する。図17(a)に示す 4×4 画素ブロックに切出された明度情報 X_{ij} ($i, j=1, 2, 3, 4$)に、(3)式に示す 4×4 のアダマール変換を施すと、図17(b)に示す Y_{ij} ($i, j=1, 2, 3, 4$)を得る。アダマール変換は、直交変換の一種で、 4×4 のデータを二次元ウォルシュ関数で展開するものであり、フーリエ変換によって、時間領域もしくは空間領域の信号が、周波数領域もしくは空間周波数領域に変換されるのに相当する。すなわち、アダマール変換後の行列 Y_{ij} ($i, j=1, 2, 3, 4$)は、入力信号の行列 X_{ij} ($i, j=1, 2, 3, 4$)のもつ空間周波数の各成分に相当する信号になる。

$$\begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} \end{bmatrix} = (1/4) \cdot H^T \cdot \begin{bmatrix} X_{11} & X_{12} & X_{13} & X_{14} \\ X_{21} & X_{22} & X_{23} & X_{24} \\ X_{31} & X_{32} & X_{33} & X_{34} \\ X_{41} & X_{42} & X_{43} & X_{44} \end{bmatrix} \cdot H \quad \dots(3)$$

ただし、Hは 4×4 のアダマール行列
 H^T はHの転置行列

$$H = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \\ 1 & -1 & 1 & -1 \end{bmatrix}$$

【0098】ここで、二次元のフーリエ変換の場合と同様に、アダマール変換結果 $Y_{ij}(i, j=1, 2, 3, 4)$ は、iの値(すなわち行位置)が大きくなればなるほど副走査方向に高い空間周波数成分が配置され、jの値(すなわち列位置)が大きくなればなるほど主走査方向に高い空間周波数成分が配置される。とくに、 $i=j=1$ の場合は $Y_{11}=(1/4)\sum X_{ij}$ になり、入力データ $X_{ij}(i, j=1, 2, 3, 4)$ の直流成分すなわち平均値に相当する信号(厳密には平均値を四倍した値の信号)が出力される。

【0099】一般的にイメージスキャナで読取った画像は、CCDなど読取センサの解像度や光学系の透過特性などによって、高い空間周波数成分が少ないことが知られている。さらに入間の目の視感度特性もまた高い空間周波数成分の感度が低いことを利用して、アダマール変換*

信号名	成分	要素
AVE	直流成分(平均値)	Z11
L1	主走査交流成分	Z12 Z13 Z14
L2	副走査交流成分	Z21 Z31 Z41
M	主副中域交流成分	Z22 Z23 Z32 Z33
H	主副高域交流成分	Z24 Z34 Z42 Z43 Z44

さらに、当該画素ブロックが画像中のエッジ部であるのか否かによって、符号長を変えて各グループ毎に符号化する。例えば、エッジ部の場合は図18(d)に一例を示す符号長で、非エッジ部の場合は同図(e)に一例を示す符号長でそれぞれ符号化する。すなわち、エッジ部においては、交流成分の情報が重要であるために、交流成分信号L1, L2, M, Hに符号長を多く割当てるものである。

【0102】図16において、701, 702, 703はそれぞれラインメモリで、画像データを1ラインずつ遅延させることで、図14に示すような画素ブロックを切出す。704はアダマール変換回路で、(3)式に示した変換を行う。すなわち、信号CLKとXPHSに同期して、アダマール変換回路704の端子x1にはX11, X12, X13, X14に相当するデータ

* 後の信号 $Y_{ij}(i, j=1, 2, 3, 4)$ をスカラ量子化して、図17(c)に示す $Z_{ij}(i, j=1, 2, 3, 4)$ を得る。

【0100】図18(a)は明度情報 $X_{ij}(i, j=1, 2, 3, 4)$ の各要素のビット数を、同図(b)はアマダール変換結果 $Y_{ij}(i, j=1, 2, 3, 4)$ の各要素のビット数を、同図(c)はスカラ量子化結果 $Z_{ij}(i, j=1, 2, 3, 4)$ の各要素のビット数を示すが、これに示すように、Y11すなわち直流成分を最多ビット数(8ビット)で量子化してZ11とし、空間周波数の高い成分ほど少ないビット数で量子化する。さらに、図17(d)に示すように、 $z_{ij}(i, j=1, 2, 3, 4)$ の16個の要素を直流成分と四つの交流成分にグループ化する。すなわち、表1に示すように、信号AVEに直流成分Z11を割当て、信号L1にグループ化した主走査交流成分Z12, Z13, Z14を割当て、信号L2にグループ化した副走査交流成分Z21, Z31, Z41を割当て、信号Mにグループ化した主走査および副走査の中域交流成分Z22, Z23, Z32, Z33を割当て、信号Hにはグループ化した主走査および副走査の高域成分Z24, Z34, Z42, Z43, Z44を割当てる。

【0101】

【表1】

40 が、端子x2にはX21, X22, X23, X24に相当するデータが、端子x3にはX31, X32, X33, X34に相当するデータが、端子x4にはX41, X42, X43, X44に相当するデータがそれぞれ入力される。アダマール変換された信号は信号CLKの8パルス分遅延されて、端子y1からY11, Y12, Y13, Y14が、端子y2からY21, Y22, Y23, Y24が、端子y3からY31, Y32, Y33, Y34が、端子y4からY41, Y42, Y43, Y44がそれぞれ出力される。

【0103】705から708はそれぞれLUTで、例えばROMなどで構成され、前述したスカラ量子化を行う。すなわち、LUT705から708には、アダマール変換された出力を図18(c)に示すようなビット数に量子化するために、アドレス端子Aに入力されたアダマール変換結果と信号XPH

Sとともに応じて、スカラ量子化結果を出力するように予めデータが書込まれている。

【0104】709はグループ化回路で、ベクトル量子化のためのグループ化を行う。図19はグループ化回路709の詳細な構成例を示すブロック図である。

【0105】同図において、101から116はそれぞれフリップフロップ(以下「F/F」という)で、入力された信号を信号CLKに同期して遅延することによって、図17(c)に示す4×4ブロックの各データを保持する。そして、保持したデータを表1に示すグループに分けて、信号AVE, L1, L2, M, Hの各データを抽出する。

【0106】117から121はそれぞれ二入力一出力のセレクタで、選択端子Sに‘0’が入力された場合は端子Aに入力された信号を出力し、‘1’が入力された場合は端子Bに入力された信号を出力する。選択端子Sへ入力される信号XDOは、信号CLKおよびXPHSに同期して、信号XPHSが‘0’の場合に限って‘0’になり、それ以外は‘1’になる信号である。従って、4×4ブロック毎に、表1に示す各グループ毎のスカラ量子化結果がセレクタ117から121より出力される。

【0107】再び、図16において、710から713はLUTで、例えばROMなどで構成され、それぞれグループ化回路709から出力された信号L1, L2, M, Hを公知のベクトル量子化により量子化するものであり、グループL1を9ビットに、グループL2を9ビットに、グループMを8ビットに、グループHを8ビットにそれぞれ量子化して、AVEの8ビットと合わせて計43ビットにする。

【0108】詳細は後述するが、ここで各LUTのアドレス端子Aへ入力される信号ED1は、当該画素ブロックがエッジ部であるか否かを示す信号である。信号ED1は各LUTの上位アドレスへ入力され、下位アドレスにはそれぞれ信号L1, L2, M, Hが入力されて、当該画素ブロックがエッジ部の場合は、グループL1を9ビットに、グループL2を9ビットに、グループMを9ビットに、グループHを8ビットにそれぞれ量子化して、AVEの8ビットと合わせて計43ビットにする。また、当該画素ブロックが非エッジ部の場合は、グループL1を8ビットに、グループL2を8ビットに、グループMを8ビットに、グループHを7ビットにそれぞれ量子化して、AVEの8ビットと合わせて計39ビットにする。

【0109】さらに、量子化結果はF/F714へ入力され、信号CLK4(XPHS=0, 1のとき‘1’に、XPHS=2, 3のとき‘0’になる)の立上がりで保持され、所定のタイミングでL-codeとして出力される。

【0110】一方、715はLGAIN算出器で、アダマール変換回路704と同じタイミングで、4×4ブロック単位で明度情報 X_{ij} (i, j=1, 2, 3, 4)がその端子A, B, C, Dへ入力され、明度信号Lの振幅(最大値-最小値)を表すLGAIN、明度信号Lが最大値になる位置(画素ブロック内の座標)を表すLMX、および、明度信号Lが最小値になる位置(画素

ブロック内の座標)を表すLMNをそれぞれ算出する。

【0111】716は比較器で、信号LGAINと固定値レジスタ717に予めセットされた閾値Thとを比較して、その比較結果EDを出力する。つまり、画素ブロックがエッジ部の場合はLGAIN>Thで信号EDは‘1’になり、画素ブロックが非エッジ部の場合はLGAIN<Thで信号EDは‘0’になる。718～720はそれぞれF/Fで、入力された信号EDを、信号CLK4の立上がりに同期して遅延することで、前述のベクトル量子化のタイミングに同期させた信号ED1を得る。721もF/Fで、入力された信号ED1を、信号CLK4の立上がりに同期して遅延して、信号E-code信号を出力する。

【0112】●色度信号符号化器

図20は色度信号符号化器403の詳細な構成例を示すブロック図である。

【0113】同図において、729から731はそれぞれラインメモリで、入力された色度信号aに1ライン分の遅延を与えて、該信号を4×4画素ブロックにするものである。724は量子化器で、ラインメモリ729, 730, 731から入力された4×4画素ブロックのaを量子化する。

【0114】同様に、725から727はそれぞれラインメモリで、入力された色度信号bに1ライン分の遅延を与えて、該信号を4×4画素ブロックにするものである。728は量子化器で、ラインメモリ725から727より入力された4×4画素ブロックのbを量子化する。

【0115】量子化器724および728の出力、つまり信号amean, 信号againおよび信号bmean, 信号bgainは統合されてab-codeになる。ここで、信号ameanはaの直流成分、信号againはaの交流成分であり、信号bmeanはbの直流成分、信号bgainはbの交流成分である。なお、色度情報符号化器403の後段には、明度情報符号化器402と同期をとるための不図示のディレイ回路が設けてあり、信号L-codeとab-codeは位相で圧縮部210から出力される。

【0116】図21, 22は量子化器724または量子化器728の詳細な構成例を示すブロック図である。

【0117】同図において、601から624はF/Fで、それぞれ四つの入力信号それぞれを信号CLKの立上がりに同期して6パルス分遅延し、明度情報符号化器402との同期合わせを行う。

【0118】625および626は四入力一出力のセレクタで、端子Sへ‘0’が入力された場合は端子Aに入力された信号を、「1’が入力された場合は端子Bに入力された信号を、「2’が入力された場合は端子Cに入力された信号を、「3’が入力された場合は端子Dに入力された信号を、それぞれ選択し出力する。セレクタ625の端子S入力には信号LMXの上位2ビット(つまりビット3と2)が入力され、セレクタ616の端子Sには信号LMNの上位2ビット(つまりビット3と2)が入力される。

【0119】一方、627から630はそれぞれF/Fで、入力された信号LMNの下位2ビット(つまりビット1と0)と信号

LMXの下位2ビット(つまりビット1と0)とを、信号CLKの立上がりに同期して4パルス分遅延する。631から634もそれぞれF/Fで、セレクタ625から入力された信号を信号CLKの立上がりに同期して1から4パルス分遅延する。635から638もそれぞれF/Fで、セレクタ626から入力された信号を信号CLKの立上がりに同期して1から4パルス分遅延する。

【0120】639および640は四入力一出力のセレクタで、セレクタ639は、その選択端子SにF/F630から入力された同期された信号LMXの下位2ビットに応じて、F/F631から634の何れかから入力された信号を選択して出力し、セレクタ640は、その選択端子SにF/F630から入力された同期された信号LMNの下位2ビットに応じて、F/F635から638の何れかから入力された信号を選択して出力する。結果的に、4×4画素ブロック内で明度信号Lが最大値になる位置(座標)の色度信号aまたはbの値がセレクタ639から信号MXとして出力され、明度信号Lが最小値になる位置(座標)のaまたはbの値がセレクタ640から信号MNとして出力される。

【0121】一方、641は平均値算出器で、その入力端子AからDへ入力された信号の平均値(A+B+C+D)/4を出力する。642から645はF/Fで、平均値算出器641から入力された信号を信号CLKの立上がりに同期して1から4パルス分遅延する。646は平均値算出器で、F/F622から645のそれこれからその入力端子AからDへ入力された信号の平均値(A+B+C+D)/4を信号MEとして出力する。結果的に、4×4画素ブロック内のaまたはbの平均値が信号MEとして出力される。

【0122】他方、647から650はF/Fで、入力された信号LGAINを信号CLKの立上がりに同期して4パルス分遅延し、各信号MX, MN, MEと同期して信号LGとして出力する。図11において、各信号MX, MN, ME, LGは、F/F651から654において信号CLKの立上がりで同期される。

【0123】655は減算器で、信号MXから信号MNを減じる。つまり、4×4画素ブロック内で信号Lが最大値になる位置と最小値になる位置における信号aまたはbの差分MX-MNを出力する。657はLUTで、その上位アドレス端子にF/F656から出力され信号aまたはbの差分MX-MNを入力し、その下位アドレス端子にF/F661から出力され信号LGを入力する。LUT657は、4×4画素ブロック内の色度信号aまたはbの交流成分の振幅MX-MNと、明度信号Lの交流成分の振幅LGとの比(MX-MN)/LGの値を、3ビットに量化したデータが予め書込まれていて、入力に応じた該データを出力する。

【0124】658および662は二入力一出力のセレクタ、659および663から667はF/Fで、結果的に、所定のタイミングで信号gainおよび信号meanを出力する。

【0125】●符号長について

図23は図12Aおよび図12Bに示す画像処理装置の符号化方式における4×4画素ブロックの符号長の一例を示す図で

ある。なお、上記で概略を説明したが、当該画素ブロックがエッジ部であるか否かに応じて符号長の割当てを変化させることもでき、同図は符号長の割当てを変化させる一例を示している。具体的には、11は当該画素ブロックがエッジ部であると判定された場合の符号長を、12は当該画素ブロックが非エッジ部であると判定された場合の符号長をそれぞれ示す。

【0126】先頭の当該画素ブロックがエッジ部であるか否かの判定信号であるE-codeには、1ビットを割当てる。また、明度情報Lの直流成分である信号AVEには8ビットを割当てる。

【0127】エッジ部においては、明度情報Lの交流成分情報が重要になるため、交流成分を示す信号L1, L2, M, Hに割当てるビット数を非エッジ部よりも多く、それぞれ9, 9, 9, 8ビットを割当てる。なお、非エッジ部では、それぞれ8, 8, 8, 7ビットである。

【0128】一方、色度情報a, bの直流成分を示す信号a meanおよびbmeanには、エッジ部で各6ビット、非エッジ部で各8ビットを割当てる。これは、非エッジ部における直流成分の情報は、エッジ部におけるそれよりも重要なからである。また、色度情報の交流成分を示す信号againおよびbgainには、エッジ部および非エッジ部とともに4ビットずつを割当てる。

【0129】結果的に、当該画素ブロックがエッジ部である場合は、明度情報Lに計43ビット、色度情報a, bに計20ビットを割当て、当該画素ブロックが非エッジ部である場合は、明度情報Lに計39ビット、色度情報a, bに計24ビットを割当てるので、エッジ部であるか否かの判定信号E-codeと合わせて、総計64ビット固定長の符号になる。

【0130】●装置タイミングチャート

図24はカラー複写機1109, 1119の装置タイミングチャート例である。

【0131】同図において、信号STARTは原稿読取動作開始を示す信号である。信号WPEは、イメージスキナが原稿画像を読み取り、符号化処理およびメモリ書き込みを行う区間を表す。信号ITOPは印刷動作の開始を示す信号で、信号MPE, CPE, YPE, KPEはマゼンタ半導体レーザ、シアン半導体レーザ、イエロー半導体レーザ、黒半導体レーザをそれぞれ駆動する区間信号である。

【0132】同図に示すように、信号CPE, YPE, KPEは、信号MPEに対してそれぞれ時間t1, t2, t3だけ遅延されていて、これはM画像形成部302の感光ドラムの中心軸と他の画像形成部の感光ドラムの中心軸との距離をd1, d2, d3にすると、次式の関係に制御される。

$$t1=d1/v, \quad t2=d2/v, \quad t3=d3/v \quad \dots (4)$$

ただし、vは記録紙の搬送速度

【0133】信号HSYNCは主走査同期信号、信号CLKは画素同期信号である。信号YPHSは2ビットの主走査カウントのカウント値である。信号BLKは4×4画素ブロック単

位の同期信号で、B DATAで示すタイミングで 4×4 ブロック単位に処理がなされる。

【0134】●メモリ部

図25はメモリ部211の構成例を示すブロック図である。【0135】180はメモリアドレスコントローラで、主走査方向(X方向)のアップダウンカウンタ182、副走査方向(Y方向)のアップダウンカウンタ183、両カウンタの出力を切替えるセレクタ184、そのカウント値をメモリ187(例えばDRAMで構成される)のアドレスに変換する座標アドレス変換器185、および、信号/RAS,/CAS,/WA(いずれもローアクティブ)を発生するメモリ制御部186で構成される。

【0136】ここで、セレクタ184のセレクト信号をROT0とし、二つのアップダウンカウンタのアップ/ダウン切換信号をそれぞれROT1, ROT2とすると、これら合計3ビットの信号により、図26に一例を示すような、回転および鏡像処理を施した八種類の画像をメモリ187から出力することができる。

【0137】さらに、メモリ187は、一つまたは複数のDRAMモジュールで構成される。例えば、16ビットのデータ幅をもつDRAMモジュールを四つ(前述した符号長と同じく合計64ビットになる)で構成する場合について考える。

【0138】データ幅は同じで、アドレス空間が異なるDRAMモジュールを、複数種類(例えば圧縮用と非圧縮用)を用意する。例えば、A3サイズの画像を400dpi(約 $63.5 \mu\text{m}$ の画素間隔)、RGBそれぞれ8ビットで格納しようとすると、約96Mバイト(つまりアドレス32Mビット×データ8ビット×3色)のメモリサイズが必要になる。それに対して、前述したように4画素×4ライン単位で1/6に圧縮した場合は、約16Mバイト(つまりアドレス2Mビット×データ64ビット)のメモリサイズで済む。従つて、同じA3サイズの画像情報を格納するためには、データ非圧縮系では25ビットのアドレス空間があるDRAMモジュールを用い、データ圧縮系では21ビットのアドレス空*

$$\begin{bmatrix} X_{11} & X_{12} & X_{13} & X_{14} \\ X_{21} & X_{22} & X_{23} & X_{24} \\ X_{31} & X_{32} & X_{33} & X_{34} \\ X_{41} & X_{42} & X_{43} & X_{44} \end{bmatrix} = (1/4) \cdot H^T \cdot \begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} \end{bmatrix} \cdot H \quad \dots(5)$$

ただし、Hは 4×4 のアダマール行列

H^T はHの転置行列

$$H = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \\ 1 & -1 & 1 & -1 \end{bmatrix}$$

* 間のDRAMモジュールを用いればよいことになる。

【0139】ところが、A3サイズの画像情報を400dpi非圧縮でアドレッシングする場合、主走査方向(X)は297mm($=4,677$ 画素分)、副走査方向(Y)は420mm($=6,614$ 画素分)であるから、これを単純にアドレッシングするとX方向13ビット、Y方向13ビットで合計26ビットになってしまう。同様に、A3サイズの画像情報を100dpi圧縮(4画素×4ラインを1ブロックとする)でアドレッシングする場合、X方向11ビット、Y方向11ビットで合計22ビット

10 になり、前述の非圧縮時32Mビットおよび圧縮時2Mビットのアドレス空間に収まらない。

【0140】そこで、DRAMモジュールに与えるアドレスを図27のようにする。すなわち、X方向の最上位ビット(MSB)で場合分けして、X方向のMSBが‘0’のときはX方向のMSBを除いたアドレスの上位にY方向のアドレスを配置し、‘1’のときはY方向のアドレスの上位にX方向のアドレスを反転したものを配置する。このようにすれば、A3サイズの空間がDRAMモジュールに適したアドレス空間に変換され、すなわち、図28に示す領域A部分はそのままマッピングされ、領域C部分は領域Bに置換されてマッピングされるため、アドレス空間を無駄なく有効に活用できる。なお、このアドレス変換は、図25に示した座標アドレス変換器185が行うものである。さらに、この変換方式の規則に従えば、400dpiであっても100dpiであっても、アドレス空間を無駄なく使うことができる。

【0141】●明度信号復号器

図29は明度信号復号器404の詳細な構成例を示すブロック図である。

30 【0142】明度信号復号器404は、メモリ部211から読出した信号L-codeを復号し、逆アダマール変換することによって明度情報Lを復号する。逆アダマール変換は、(3)式で示したアダマール変換の逆変換であり、(5)式で定義される。

$$\begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} \end{bmatrix} \cdot H \quad \dots(5)$$

変換は線形演算であり、行列Xのアダマール変換または逆アダマール変換をH(X)と表現する場合、一般に(6)式が成り立つ。

27

$$H(X_1 + X_2 + \dots + X_n) = H(X_1) + H(X_2) + \dots + H(X_n) \dots (6)$$

【0144】この性質を利用して、逆アダマール変換を、符号器a1113で定義した各周波数帯域に分解して、それぞれ並列に行う。ここで、符号L1から復号されたデータマトリクスをYL1、符号L2から復号されたデータマトリクスをYL2、符号Mから復号されたデータマトリクスをYM、符号Hから復号されたデータマトリクスをYHにすると(7)式が成り立つ。

$$H(YL_1 + YL_2 + YM + YH) = H(YL_1) + H(YL_2) + H(YM) + H(YH) \dots (7)$$

)

【0145】図29において、1601から1604はそれぞれLUTで、例えばROMなどで構成され、各LUTは復号処理と逆アダマール変換処理とを予め算出した結果を予め保持する。LUT1601の下位アドレスにはL1の符号が、LUT1602の下位アドレスにはL2の符号が、LUT1603の下位アドレスにはMの符号が、LUT1604の下位アドレスにはHの符号がそれぞれ入力され、一方、各LUTの上位アドレス(7ビット)には、信号XPHS, YPHSおよび回転信号ROT(図26参照)が入力される。

【0146】さらに、1605は加算器で、(7)式に相当する加算を行う部分であり、各周波数成分(L1, L2, M, H)の逆アダマール変換結果を加算する。加算結果は、4×4画素ブロック内の明度情報Lの交流成分であり、F/F1606を経て、明度情報Lの交流成分信号LACとして出力する。

【0147】もし、この方式を用いずに一括して復号する場合は、合計34ビットの符号と4ビットの座標(XPHS, YPHS)と3ビットの信号ROTとの合計41ビット、つまり41ビットのアドレス空間(つまり2Tバイト)をもつLUTが必要になり、実現しようにも現実的でない。上記の方式を用いることにより、多くとも16ビット(符号9ビット+座標4ビット+ROT信号3ビット)のアドレス空間(64kバイト)ROMを数個用意すればよく、構成は極めて簡単になる。また、符号長を変更する場合も対応が容易である。

【0148】1607は加算器で、F/F1606から入力された信号LACと、F/F1609から入力された平均値AVEとを加算

※することで、明度信号Lを得る。加算器1607から出力された明度信号Lは、F/F1608で信号CLKの立上がりに同期されて出力される。

【0149】●色度信号復号器

図30は色度信号復号器405の詳細な構成例を示すブロック図である。

【0150】メモリ部211から読出された信号ab-codeは、F/F1701で信号CLKの立上がりに同期された後、a-codeとb-codeに分解され、さらに、again, amean, bgainおよびbmeanに分解される。

【0151】乗算器1702で分解された信号again(前述したように信号aの振幅と信号Lの振幅の比を表す)に、信号Lの交流成分LACを乗じ、加算器1704で信号aの直流成分である信号ameanを加算して、信号aを復号する。復号された信号a*は、F/F1706で信号CLKの立上がりに同期され出力される。

【0152】同様に、乗算器1703で分解された信号bgain(前述したように信号bの振幅と信号Lの振幅の比を表す)に、信号Lの交流成分LACを乗じ、加算器1705で信号bの直流成分である信号bmeanを加算して、信号b*を復号する。復号された信号b*は、F/F1707で信号CLKの立上がりに同期され出力される。

【0153】●色空間変換器

色空間変換器406は、Lab信号を次式によりRGB信号に変換する。

$$\begin{bmatrix} R \\ G \\ B \end{bmatrix} = \begin{bmatrix} \beta_{11'} & \beta_{12'} & \beta_{13'} \\ \beta_{21'} & \beta_{22'} & \beta_{23'} \\ \beta_{31'} & \beta_{32'} & \beta_{33'} \end{bmatrix} \begin{bmatrix} X \\ Y \\ Z \end{bmatrix} \dots (8)$$

$$\begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} x' 3 \cdot X_0 \\ y' 3 \cdot Y_0 \\ z' 3 \cdot Z_0 \end{bmatrix} \dots (9)$$

ただし、 a^3 はaの三乗を表す

$$\begin{bmatrix} x \\ y \\ z \end{bmatrix} = \begin{bmatrix} \alpha_{11'} & \alpha_{12'} & \alpha_{13'} \\ \alpha_{21'} & \alpha_{22'} & \alpha_{23'} \\ \alpha_{31'} & \alpha_{32'} & \alpha_{33'} \end{bmatrix} \begin{bmatrix} L - \alpha_{14} \\ a - \alpha_{24} \\ b - \alpha_{34} \end{bmatrix} \dots (10)$$

【0154】なお、(8)式の β_{ij} (i, j=1, 2, 3)は、(2)式の β_{ij} (i, j=1, 2, 3)の逆行列である。また、(10)式の α_i

j'(i, j=1, 2, 3, 4)は、(1)式の α_{ij} (i, j=1, 2, 3, 4)の逆行列である。

【0155】●対数変換器

対数変換器407は、次式によりRGB信号をMCY信号に変換する。

$$\left. \begin{array}{l} M1 = -K \cdot \log(G/255) \\ C1 = -K \cdot \log(R/255) \\ Y1 = -K \cdot \log(B/255) \end{array} \right\} \dots(11)$$

ただし、対数の底は10である

Kは定数

【0156】ここで出力されるM1, C1, Y1にマスキング・UCR部213でマスキング処理を施すことにより、M, C, Y, Kの画像信号がそれぞれの画像信号生成部で生成される。

【0157】以上では、画像信号の圧縮、記憶、伸長について説明したが、このような動作を必要とするのは、図13に示したように、各色の画像形成部の位置が相互にずれているためである。つまり、あるタイミングにおいて、各画像形成部が必要とする画像信号の位置が異なる（画像上の位置が異なる）ためで、その時間的なずれを補償するために記憶手段を用いる。しかし、前述したように、フルカラー画像データの場合そのデータサイズが大きいため、圧縮・伸長することにより画像データのサイズを減少させて、必要となる記憶手段の記憶容量を抑えようとするものである。

【0158】●LUTの総容量の低減

上述したように、明度信号を復号する復号器は、生成する色信号MCYKに対応して四組個必要であり、従って、そのLUTも、信号L1用に四つ、信号L2用に四つ、信号M用に四つおよび信号H用に四つの合計16個必要になる。これら四つのLUTには同一のテーブルが書き込まれている。しかし、前述したように、各画像形成部が必要とする画像信号の位置が異なる（画像上の位置が異なる）ためアクセスされるLUTのアドレスはそれぞれ異なるので、単純には、これら四つのLUTを一つのROMなどで実現することはできない。そこで、カラー複写機1109, 1119においては、通常のテーブルを四等分したLUT、つまりテーブルサイズが1/4のLUTを各信号用に四つずつ用意して、それぞれに時分割で信号を入力することにより、アクセスタイミングが衝突しないようにして、通常のテーブルを備えたLUTであるかのように動作させている。

【0159】図31は信号L1を復号するためのLUTの構成例を示すブロック図である。なお、他の信号(L2, M, H)用のLUTは、データ幅が異なることはあっても、同一構成である。また、以下では、M画像信号を生成するための信号L1をL1mで表し、同様に、他の色の画像信号を生成するための信号をL1c, L1y, L1kで表す。

【0160】同図において、501から504はそれぞれセレクタで、例えば、セレクタ501の端子Aには信号L1kが、セレクタ502の端子Aには信号L1yが、セレクタ503の端子Aには信号L1cが、セレクタ504の端子Aには信号L1mが、

それぞれ入力される。505から508はそれぞれF/Fで、画素クロックに同期してセレクタから入力された信号を保持する。前述したように、画像信号は4×4画素ブロックで符号化されているので、これらのF/Fとセレクタにより、四画素分の期間、入力された信号L1を保持する。

【0161】509から512は四入力一出力のセレクタで、後述する選択信号SCに応じて四入力の何れかを選択する。これらのセレクタの四つの入力端子には、それぞれ異なる組合せで信号L1が入力される。従って、これらの

- 10 11 セレクタは、異なる色の画像信号を生成する信号L1を選択することになる。つまり、セレクタ509から512は、どのLUTをどのタイミングでアクセスするかを決定するためのものである。

【0162】セレクタ509から512でそれぞれ選択された例えば9ビットの信号L1は、後述する例えば2ビットの信号HYA, HYB, HYC, HYDと組合されて11ビットの信号LA, LB, LC, LDになった後、それぞれセレクタ513から514を経て、例えばRAM517から520のアドレス端子ADへ入力される。なお、セレクタ513(514, 515, 516)は、選択信号REGに応じて信号LA(LB, LC, LD)またはアドレスバスABを選択するものである。

- 20 21 【0163】517から520はそれぞれLUTを構成するRAMで、ルックアップテーブル1601に比べてアドレス幅が2ビット分少ないので記憶容量は1/4になる。その記憶するテーブルは、電源オン時やリセット時に、アドレスバスABおよびデータバスDBと、チップセレクトとライン信号から作られる制御信号RAW, RBW, RCW, RDWにより、図示しない画像処理装置の制御部からダウンロードされ設定される。

- 30 31 【0164】図32は選択信号SCなどを生成する回路の構成例を示すブロック図である。同図に示すように、減算器591の出力、つまりXPHSからYPHSを引いた値(XPHS-YPHS)が選択信号SCである。従って、YPHS=0のとき、セレクタ509はL1m, L1c, L1y, L1kのMCYK順に選択し、同様に、セレクタ510はKMCY順、セレクタ511はYKMC順、セレクタ512はCYMK順に選択し、同じ色を生成するための信号が同じLUTをアクセスすることはない。なお、YPHS=1, 2, 3のときも同様である。また、同図に示すように、信号XSAおよびXSBSは、NANDゲート575により信号XPHSの2ビット

- 40 を論理積したて生成され、信号RXPは信号XPHSから生成され、信号HYA, HYB, HYC, HYDおよびRYPは信号YPHSから生成される。

【0165】図33はRAM517から520に設定するテーブルの一例を示す図で、YPHS=0のとき、信号LA, LB, LC, LDがすべて000Hであれば、RAM517からはRA=000Hが出力され、同様に、RAM518からはRB=001Hが、RAM519からはRC=002Hが、RAM520からはRD=003Hがそれぞれ出力される。なお、YPHS=1, 2, 3のときも同様である。

- 50 【0166】各RAMから出力されたRA, RB, RC, RDは、1ブロック単位の出力で、かつ、順序がランダムになってい

る（図36から図39に示すタイミングチャートのRA, RB, RC, RDを参照）。そこで、これらの信号を 4×4 画素に戻すとともに同期を合わせる必要がある。図34, 35はそのための回路構成例を示すブロック図である。

【0167】図34に示す回路は、図31に示したセレクタ501とF/F505の組合せと同じ動作を行うもので、セレクタ521～524, 533～536, 545～548, 557～560、および、F/F525～532, 537～544, 549～556, 561～564により、画素信号NA0～NA3, NB0～NB3, NC0～NC3, ND0～ND3（図36から図39のタイミングチャートのNA, NB, NC, NDを参照）を形成する。

【0168】このようにして得られた画素信号NA0～NA3, NB0～NB3, NC0～NC3およびND0～ND3を図35に示す16入力一出力のセレクタ565から568へ入力して、ランダムな順序を正しいものに戻す。そして、F/F569はA0=L1mが outputし、同様に、F/F570はB0=L1cを、F/F571はC0=L1yを、F/F572はD0=L1kをそれぞれ出力する。このとき、出力されるA0, B0, C0, D0の値は、すべて図40のROT-0のように出力される。ただし、同図の16個の升の横軸は左から右へそれぞれYPHS=0, 1, 2, 3（主走査方向）に対応し、縦軸は上から下へそれぞれYPHS=0, 1, 2, 3（副走査方向）に対応する。

【0169】なお、上述では、説明を簡単にするために、信号LA, LB, LC, LDがすべて000Hの場合を説明したが、それぞれ異なる値であっても、その結果は四個のLUTを有する場合と同じである。また、上述では、信号L1についてだけ説明したが、他の信号L2, M, Hも同様に、上述したような構成のLUTによって処理することができるとは言うまでもない。

【0170】このようにして得られた各色の画像信号を生成するための信号L1, L2, M, Hに、信号AVEを加えて明度信号Lを復号するが、この構成については図16に示したとおりである。

【0171】このように、カラー複写機1109, 1119は、通常、複数個（n個）のLUTに格納する同一の処理情報を、 $1/n$ に分割して、分割したそれぞれの情報をn個のRAMやROMなどに格納したLUTを用意し、これらのLUTへ所定のタイミングと順番で、つまり時分割に符号化された画像データを入力することにより、複数の色成分画像データを略同時に生成するための復号や逆量子化などの並列処理を実現している。そして、LUTの数は変わらないものの、そのLUTの容量の合計を通常の $1/n$ に低減している。

【0172】ところで、上述においては、図40に示すROT-0の状態だけしか復号することができない。そこで、図31に示した制御信号生成回路を図41, 42に示す構成に変更することによって、図40に示すROT-1からROT-7のような回転画像や鏡像をも出力可能にすることができます。

【0173】例えば、ROT-1（主走査副走査とも反転）するときは、信号ROTは‘001’=1に設定される。デコード

ダ624は、図43に示す論理値表に従って、RTB1=‘1’を出力し、その他は‘0’を出力するので、信号HYA, HYB, HYC, HYDは、YPHS=0のとき0, 1, 2, 3に、YPHS=1のとき3, 0, 1, 2に、YPHS=2のとき2, 3, 0, 1に、YPHS=3のとき1, 2, 3, 0になる。また、信号RXP1はYPHS=0, 1, 2, 3に対応して3, 2, 1, 0になり、信号RYP1はYPHS=0, 1, 2, 3に対応して3, 2, 1, 0になる。また、選択信号SCおよびXSA, XSBに関しては第1実施例と同じである。

【0174】これらの制御信号を、図31, 34, 35で説明した回路に入力することにより、図40に示すROT-1のような回転画像を得ることができる。また、ROT-2からROT-7についても同様に、回転画像や鏡像を出力することができる。

【0175】●データ非圧縮系

以上ではデータ圧縮部について説明してきたが、次に、データ非圧縮系について説明する。

【0176】データ非圧縮系は、図12Aに示す変倍部208からバスセレクタ222を通って（つまり圧縮なしに）図12Bに示すLOG変換部219へ入り、圧縮・非圧縮共通部分のLOG変換部219からエッジ強調部217を経て、非圧縮メモリ220に一度格納された後、画像形成タイミングに合わせて読み出され、セレクタ221を通って圧縮・非圧縮共通部分のビデオ処理部218へ送られる。

【0177】このように、圧縮系と非圧縮系をバスセレクタ222とセレクタ221とによって切換えるが、そのセレクト信号は、図示しない画像処理装置の制御部の判断によって行われる。つまり、非圧縮用のDRAMモジュール（または圧縮用のDRAMモジュール）が装着されていることを示すモード信号MODを設け、制御部は、この信号MODにより、どちらのDRAMモジュールが装着されているか判断する。例えば、2Mビットのアドレス空間をもったDRAMモジュールのみが接続されている場合は、圧縮系を用いて、画像データをメモリ部211に格納し、32Mビットのアドレス空間をもったDRAMモジュール接続されている場合は、非圧縮系を用いて、画像データを非圧縮メモリ220へ格納するようとする。

【0178】●外部入力系

次に、カラー複写機1109, 1119の外部から多値画像を入力する場合について説明する。

【0179】図12Aに示す外部I/F231から入力されたRGB各8ビットの画像データは、バスセレクタ232を介して色空間圧縮部207へ入った後、前述と同様に、メモリ部211または非圧縮メモリ220に一度格納された後、画像形成タイミングに合わせて読み出され、ビデオ処理部218へ送られる。

【0180】このとき、RGB三色が同時に外部から入力されれば、そのまま圧縮せずに非圧縮メモリ220に格納することもできるし、圧縮してメモリ部211へ格納することも可能である。しかし、外部からRGB（またはCMY(K)）の面順次で画像データが入力される場合は、三色

同時にないとLab空間を使った画像圧縮ができないので、各画像生成部233にある非圧縮メモリ220に色ごとの画像データを、順次、格納する必要がある。従って、外部から順次に画像データが入力される場合は、非圧縮メモリ220がなければ、つまり32ビットのアドレス空間をもったDRAMモジュールが装着されていないと、画像データを格納することができない。

【0181】●二値画像データ

次に、カラー複写機1109, 1119の外部から二値画像を入力する場合について説明する。

【0182】多値画像の場合と同様に、外部I/F231の最下位ビット LSB を用いてRGB（またはCMY(K)）の順次で二値画像データが入力される場合は、メモリに入力する直前で、図44に一例を示すような、シリアル-パラレル変換器を用いて多値データに変換した後、メモリに格納する。例えば、二値データの1ビットを16ビットに変換すると、A3サイズの画像情報でも、図27に示したように、21ビットのアドレス空間で格納が可能になる。また、メモリから読出した直後で、図45に一例を示すような、パラレルシリアル変換器を用いて元の二値データに戻す。さらに、画像データの最下位ビット LSB が‘0’ならば‘00H’を出力し、‘1’ならば‘FFH’を出力するように、ガンマ補正部215を設定しておけば、二値画像の出力も可能である。

【0183】●操作部

次に、カラー複写機1109, 1119の操作部について説明する。

【0184】図46は操作部の構成例を示す図で、2401はテンキー、2402はリセットキーで、オペレータはこれらのキーを用いて、複写機の動作設定やリセットを行う。2403はコピースタートキーで、これを押下することにより、複写機はコピー動作を開始する。2404は液晶などのディスプレイユニットで、その表示と対応させたタッチパネルキーをもっている。図示しない画像処理装置の制御部は、タッチパネルからのキー入力と、テンキー2401やコピースタートキー2403などのハードキーからのキー入力を区別なく取扱う。2405はディスプレイユニット2404上の表示例である。2406はリモートキーで、カラー複写機1109, 1119を単体で使うローカルモードの場合にオフし、外部から画像データを入力するリモートモードの場合はオンする。

【0185】[JPEGデータのインターフェイス] 次に、カラー複写機1109, 1119へJPEGデータを入力する場合について説明する。

【0186】図47は図12Aで説明した画像処理装置の構成にJPEGデータ処理部を追加した構成例を示すブロック図で、ATMネットワーク1101からカラー複写機1109あるいはサーバ1117を介してカラー複写機1119へJPEGデータが送られてきた場合、JPEG-I/F241を介してJPEGデータが入力される。JPEG-I/F241へ入力されたJPEGデータ

は、ページメモリ242に一旦格納された後、画像形成タイミングに同期してページメモリ242から読出され、図4に示した構成を備えるJPEG伸長部243において前述した手順で復号される。

【0187】一方、図示しない画像処理部の制御部は、外部I/F231やJPEG-I/F241などのインターフェイス部から送られてくる画像データを受信したことを示す信号に基づいて、バスセレクタ232へセレクト信号を送出する。このセレクト信号によりバスセレクタ232は、JPEGデータ処理部からのデータを選択するよう切り替えられ、復号された画像データは、色空間圧縮部207、変倍部208、バスセレクタ222、…、エッジ強調部217、セレクタ21を経て、ビデオ処理部218へ送られる。つまり、圧縮系および非圧縮メモリ220は通らない。

【0188】ここで、一度、ページメモリ242にJPEGデータを格納するのは、JPEGデータが可変長であることによるものである。つまり、複写機1109, 1119の画像処理装置は常に同じスピードで画像データを出力する必要があり、このためのスピード変換にページメモリ242を用いる。従って、ページメモリ242への書込みはJPEGデータの転送速度で行なわれ、読出しはプリント部103の出力速度によって行われる。

【0189】図48から図50はページメモリ242の読み書き制御の一例を説明する図である。

【0190】図48において、JPEG-I/F241から可変長のJPEGデータがA, B, C, D, …順で送られてきた場合、1スキャン分のデータに対して、一つのアドレス（ただし、DRAMの場合にはロードアドレスとカラムアドレスで一つのアドレスとみなす）とWE信号が発生される。つまり、JPEGデータが1スキャン分揃った時点で、図49に示すように、8×8画素を1ブロックとして、ページメモリ242上の連続したアドレスA, B, C, D, …へ転送されてきた順にJPEGデータが一旦書込まれる。すなわち、JPEGデータは非同期にページメモリ242へ書込まれることになる。

【0191】続いて、すべてJPEGデータの転送が終了した後、図50に示すように、画像形成タイミングに同期して、JPEGデータの読出しが行われる。すなわち、8×8画素を1ブロックとして、一つのアドレスとRE信号が発生され、それに応じてJPEGデータが読み出され、JPEG伸長部243で8×8画素の画像データに復元され、バスセレクタ232へ送られる。

【0192】なお、カラー複写機1109, 1119に、JPEG-I/Fだけでなく、図8に示したような復号器を備えたインターフェイスを用意すれば、MPEGデータを受信して、その所望フレームをプリント出力することもできる。

【0193】[画像処理装置の状態遷移] 図52は図47に示す画像処理装置の状態遷移例を説明する図で、図示しない画像処理装置の制御部によって実行されるものである。

【0194】同図において、状態S1で電源が投入される

と状態S2へ遷移してシステム初期化状態になり、画像処理装置を含むシステムの初期化を実行する。

【0195】次に、操作部のリモートキー2406がオフのとき、あるいは、後述するリモートアイドル状態S5においてリモートモードが解除されたときはローカル指定されて、ローカルアイドル状態S3に遷移す。このとき、スタートキー2403が押されると、ローカルビジー状態S4へ遷移し、コピー動作が開始される。そして、コピー動作が終了すると、再びローカルアイドル状態S3へ戻って待機する。

【0196】また、リモートキー2406がオンのとき、あるいは、ローカルアイドル状態S3においてリモートモードが設定されたときはリモート指定されて、リモートアイドル状態S5へ遷移する。このとき、ホストマシン（例えはパソコン1115）などからコマンドが入力されると、リモートビジー状態S6へ遷移し、そのコマンドに従つて、例えは、JPEG-I/F241や外部I/F231へ送られてきたJPEGデータやRGBデータを処理する。そして、コマンド終了後、再びリモートアイドル状態S6へ戻って待機する。

【0197】なお、遷移中を含めローカルビジー状態S4にあるときは、JPEG-I/F241や外部I/F231の入力を禁止するとともに、ホストマシンなどから入力されるコマンドを無効にする。同様に、遷移中を含めリモートビジー状態S6にあるときは、コピー動作を禁止するとともに、コピースタートキー2403などからの入力を無効にする。

【0198】以上説明したように、本実施例によれば、同期入力される原稿画像を読み取った画像データと、JPEGやMPEGなど各種方式によって符号化された画像データをATM転送するATMネットワーク、または、ATM以外のモードで転送するイーサネットなどを用いたLANから非同期入力される画像データと、同一の画像処理装置（一定速度で画像を出力するカラー複写機など）で出力する場合に、可変長符号データを一度メモリに格納し、転送タイミングまたは転送周波数を変換して画像出力することにより、同期入力された画像データも、ネットワークから非同期入力された画像データも、一定速度で高速出力することが可能になる。また、上述したような複数個の画像形成部を備えた画像処理装置に対して、可変長符号化された画像データが入力された場合でも、それぞれの色の形成タイミングを合わせることが可能になる。

【0199】

【第2実施例】以下、本発明にかかる第2実施例の画像処理装置を説明する。なお、第2実施例において、第1実施例と略同様の構成については、同一符号を付して、その詳細説明を省略する。

【0200】第1実施例においては、JPEGデータを一旦ページメモリ242に格納するが、この場合、大きなメモリサイズのページメモリ242が必要になるため、第2実施例は、このページメモリ242による転送速度変換をメモリ部211で兼用するものである。

【0201】すなわち、JPEGは8×8画素を1ブロックとして圧縮されており、それらを逐次復号した後、少なくともブロック幅である8ライン分の復号された画素単位の画像データを保持しておいて、充分に速い画像クロックで、逐次、それらのデータを読み出せば画素単位の画像データに展開することが可能になる。

【0202】図51は第2実施例のJPEGデータ処理部の構成例を示すブロック図で、JPEG伸長部243から出力された少なくとも8ライン分の画像データを保持するバッファメモリ244を用意し、充分に速い画像クロックで画像データを読み出す。次に、バスセレクタ232で画像データを切替えて、原稿を読み取った画像データも、受信したJPEGデータを伸長した画像データも、共通に色空間圧縮部207と変倍部208を経て、圧縮部210で再び前述した圧縮処理を施してメモリ部211へ格納する。ただし、このような画像圧縮を施すのは、複数個の画像形成部を備えた画像処理装置においては、各色の位相を合わせるためにメモリが必要であり、その膨大なメモリサイズを低減するためである。すべての画像データが圧縮され格納された時点で、プリンタ部103の速度に合わせて、メモリ部211からデータを読み出す。以降は、第1実施例と同様な手順であるから説明を省略する。

【0203】なお、本発明は、複数の機器から構成されるシステムに適用しても、一つの機器からなる装置に適用してもよい。

【0204】また、本発明は、システムあるいは装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

【0205】

30 【発明の効果】以上説明したように、本発明によれば、入力された画像データにかかわらず、共通の符号化手段を用いてメモリサイズを低減する画像処理装置、画像処理方法およびネットワークシステムを提供することができる。

【画面の簡単な説明】

【図1】本発明にかかる一実施例のネットワークシステムの構成例を示すブロック図、

【図2A】JPEGデータの構成を示す図、

【図2B】ATM通信フォーマットを示す図、

40 【図3】JPEGベースラインシステムにおける符号化アルゴリズムを説明する図、

【図4】JPEGベースラインシステムにおける復号アルゴリズムを説明する図、

【図5】MPEG方式のフレーム構成を示す図、

【図6】MPEGのデータ構造を示す図、

【図7】MPEG符号化装置の構成例を示すブロック図、

【図8】MPEG復号装置の構成例を示すブロック図、

【図9】MPEG符号化装置の符号化対象の画像サイズを示す図、

50 【図10】図1に示すパソコンの構成例を示すブロック

図、

【図11】図10に示すCODECの構成例を示すブロック図、

【図12A】図1に示すカラー複写機の画像処理装置の構成例を示すブロック図、

【図12B】図1に示すカラー複写機の画像処理装置の構成例を示すブロック図、

【図13】図1に示すカラー複写機の概観図、

【図14】図12Aに示す圧縮部が行う符号化を説明するための図、

【図15】図12Aおよび図12Bに示す圧縮部と伸長部の詳細な構成例を示すブロック図、

【図16】図15に示す明度信号符号化器の詳細な構成を示すブロック図、

【図17】明度信号符号化の概念を示す図、

【図18】明度信号符号化の概念を示す図、

【図19】図16に示すグループ化回路の詳細な構成例を示すブロック図、

【図20】図15に示す色度信号符号化器の詳細な構成例を示すブロック図、

【図21】図20に示す量子化器の詳細な構成例を示すブロック図、

【図22】図20に示す量子化器の詳細な構成例を示すブロック図、

【図23】図12Aおよび図12Bに示す画像処理装置の符号化方式における4×4画素ブロックの符号長の一例を示す図、

【図24】図1に示すカラー複写機の装置タイミングチャート例、

【図25】図12Aに示すメモリ部の構成例を示すブロック図、

【図26】回転および鏡像処理を施した八種類の画像を示す図、

【図27】図25に示すメモリに与えるアドレスを示す図、

【図28】図25に示すメモリのマッピング状態を説明する図、

【図29】図15に示す明度信号復号器の詳細な構成例を示すブロック図、

【図30】図15に示す色度信号復号器の詳細な構成例を示すブロック図、

【図31】信号L1を復号するためのLUTの構成例を示すブロック図、

【図32】図31に示す選択信号SCなどを生成する回路の構成例を示すブロック図、

【図33】図32に示すRAMに設定するテーブルの一例を示す図、

【図34】図31に示すLUTから出力された信号を4×4画素に戻すとともに同期を合わせる構成を示すブロック図、

【図35】図31に示すLUTから出力された信号を4×4画素に戻すとともに同期を合わせる構成を示すブロック図、

【図36】図31に示すLUTのタイミングチャート例、

【図37】図31に示すLUTのタイミングチャート例、

【図38】図31に示すLUTのタイミングチャート例、

【図39】図31に示すLUTのタイミングチャート例、

【図40】回転処理・鏡像処理における画素の並び方を示す図、

10 【図41】図31に示す選択信号SCなどを生成する回路の他の構成例を示すブロック図、

【図42】図41に示す加減算器の構成例を示すブロック図、

【図43】図41に示すデコーダの論理値表を示す図、

【図44】図1に示すカラー複写機に外部から二値画像を入力する場合について説明する図、

【図45】図1に示すカラー複写機に外部から二値画像を入力する場合について説明する図、

【図46】図1に示すカラー複写機の操作部の構成例を示す図、

20 【図47】図12Aで説明した画像処理装置の構成にJPEGデータ処理部を追加した構成例を示すブロック図、

【図48】図47に示すページメモリの読み書き制御の一例を説明する図、

【図49】図47に示すページメモリの読み書き制御の一例を説明する図、

【図50】図47に示すページメモリの読み書き制御の一例を説明する図、

30 【図51】第2実施例のJPEGデータ処理部の構成例を示すブロック図、

【図52】図47に示す画像処理装置の状態遷移例を説明する図である。

【符号の説明】

1101 ATMネットワーク

1103 LAN

1105 ファクシミリ装置

1107 カラープリンタ

1109, 1119 カラー複写機

1111, 1117 サーバ

40 1113 ワークステーション

1115 パソコン

1121 デジタルテレビ

1123 VTR

1127 CATV局

1129, 1131 ルータ

101 リーダ部

103 プリンタ部

201 CCDセンサ

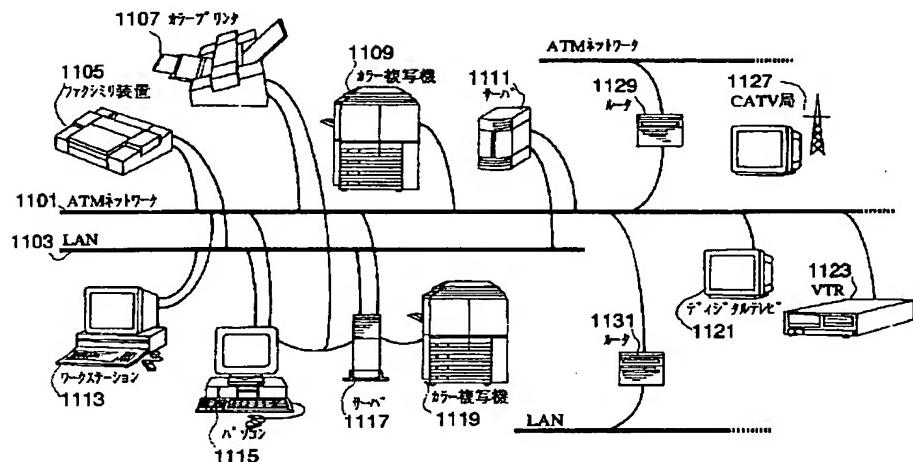
202 サンプルホールド&A/D変換部

50 203 シェーディング補正部

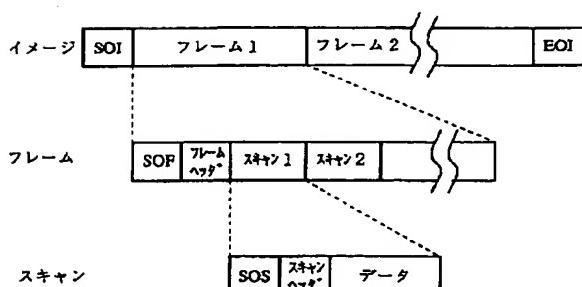
204	つなぎ補正&MTF補正部	* 220	非圧縮メモリ
206	入力マスキング部	221	セレクタ
207	色空間圧縮部	222	バスセレクタ
208	変倍部	231	外部I/F
210	圧縮部	232	バスセレクタ
211	メモリ部	241	JPEG-I/F
212	伸長部	242	ページメモリ
213	マスキング・UCR部	243	JPEG-伸長部
214	変倍部	244	バッファメモリ
215	ガンマ補正部	10 302	M画像形成部
216	スムージング部	303	C画像形成部
217	エッジ強調部	304	Y画像形成部
218	ビデオ処理部	305	K画像形成部
219	LOG変換部	*	

*

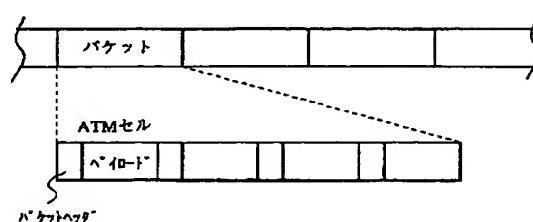
【図1】



【図2A】



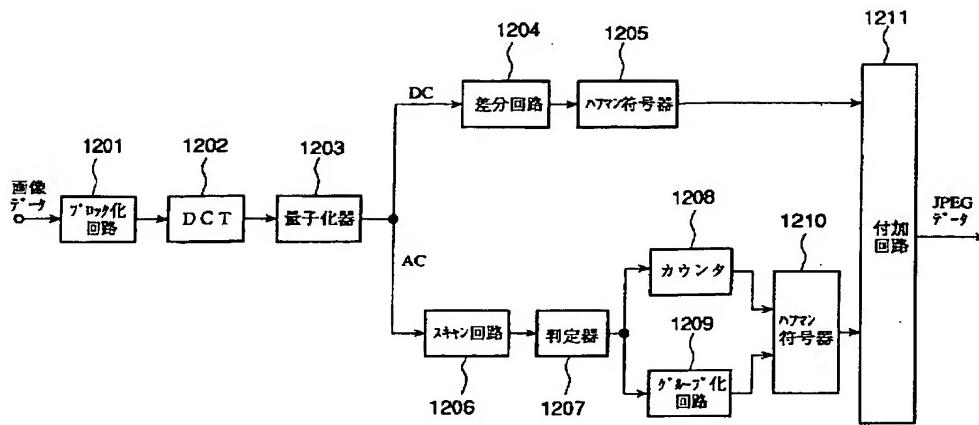
【図2B】



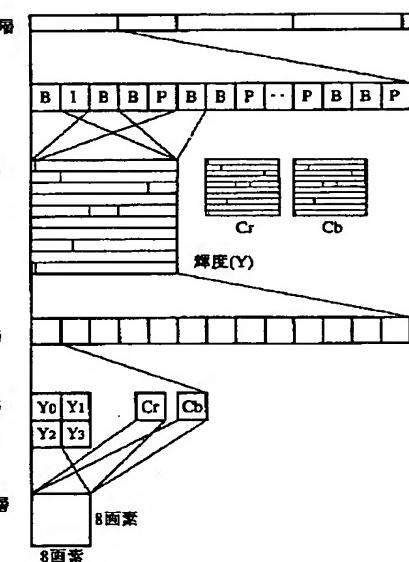
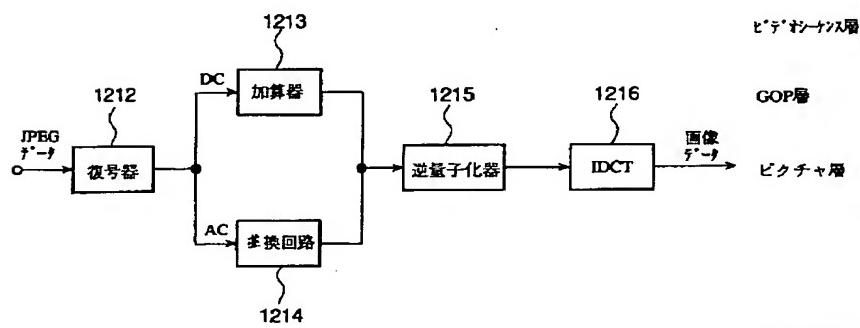
【図5】



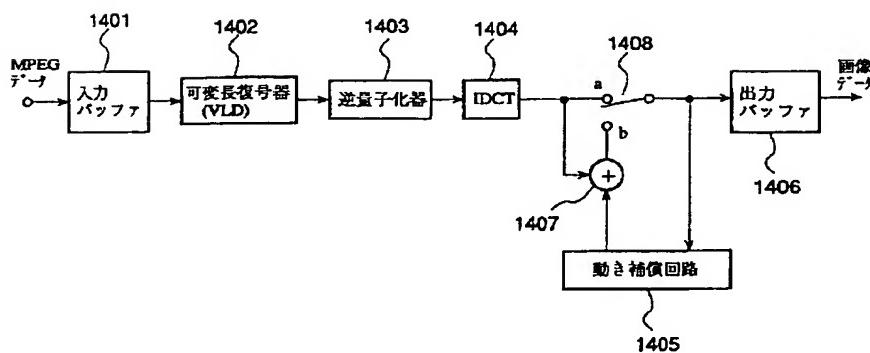
【図3】



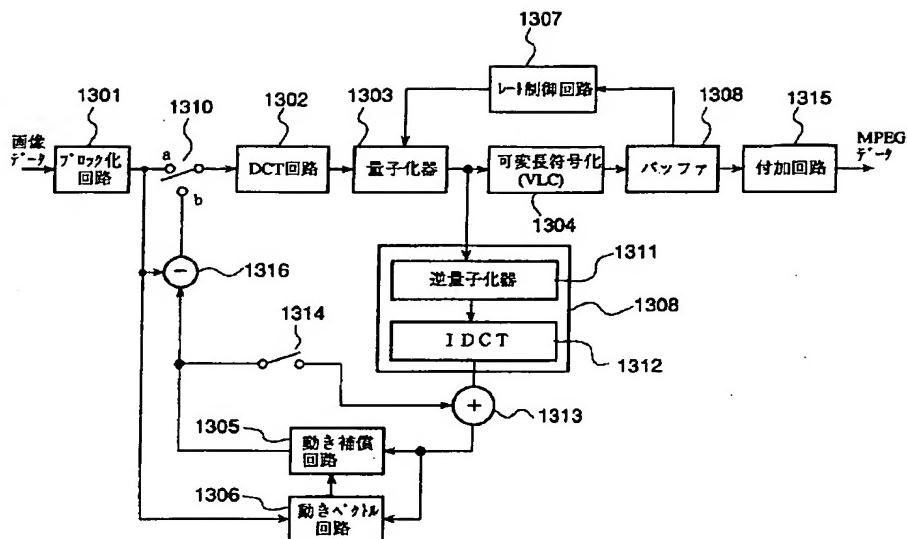
【図4】



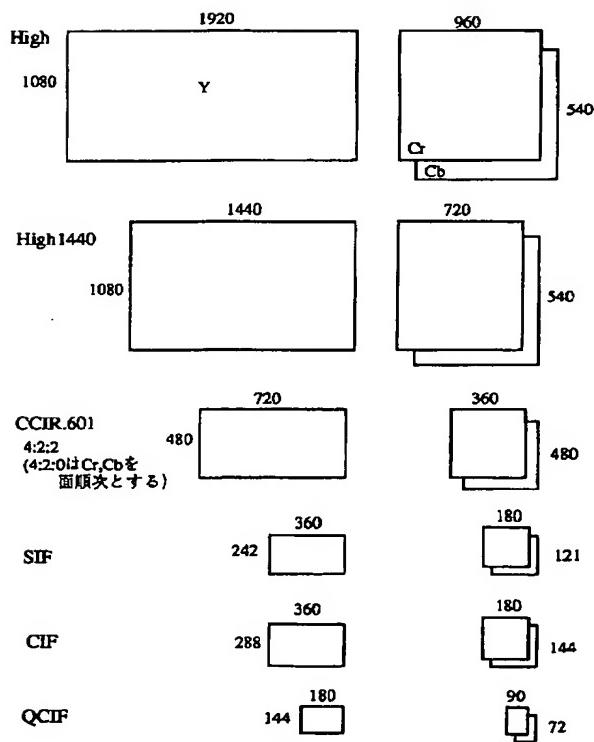
【図8】



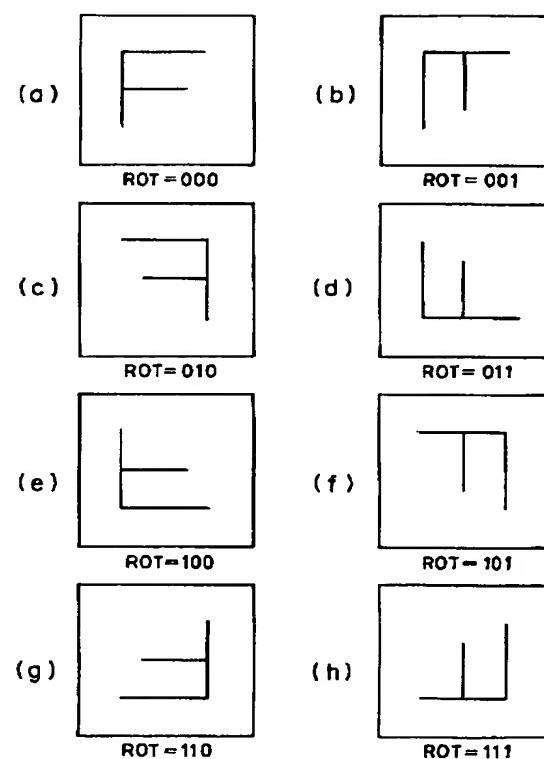
【図7】



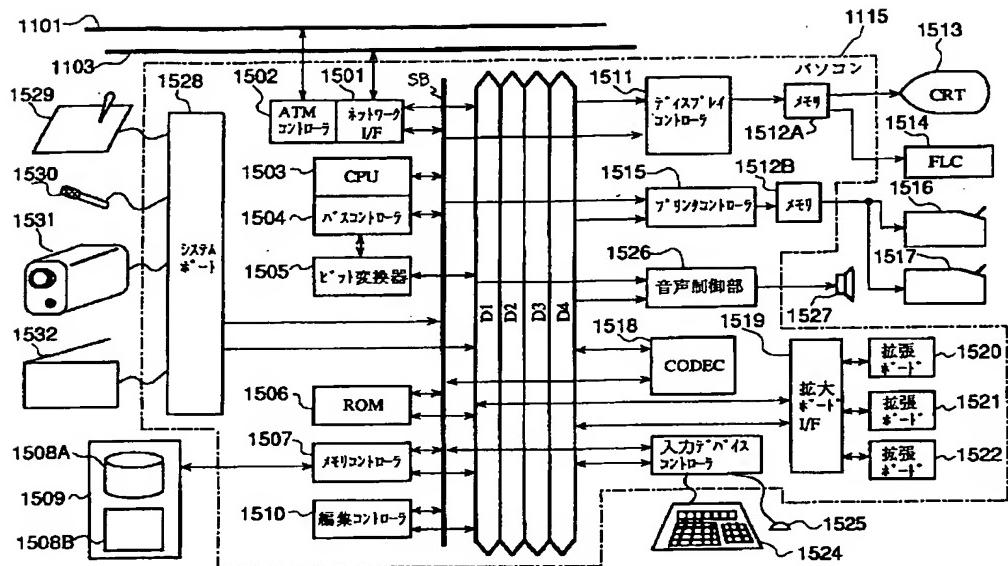
【図9】



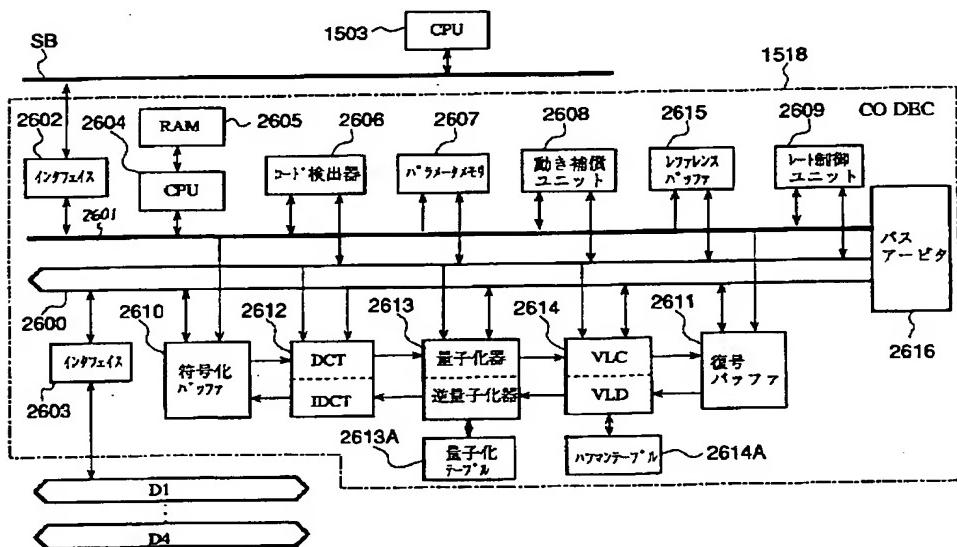
【図26】



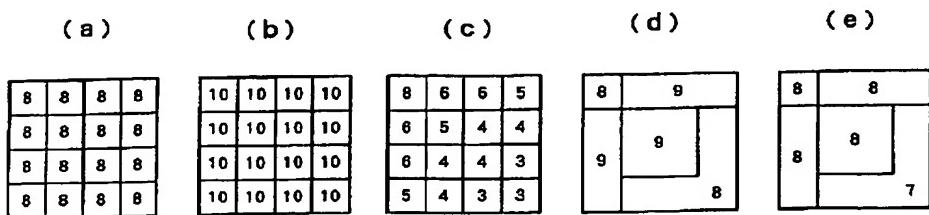
【図10】



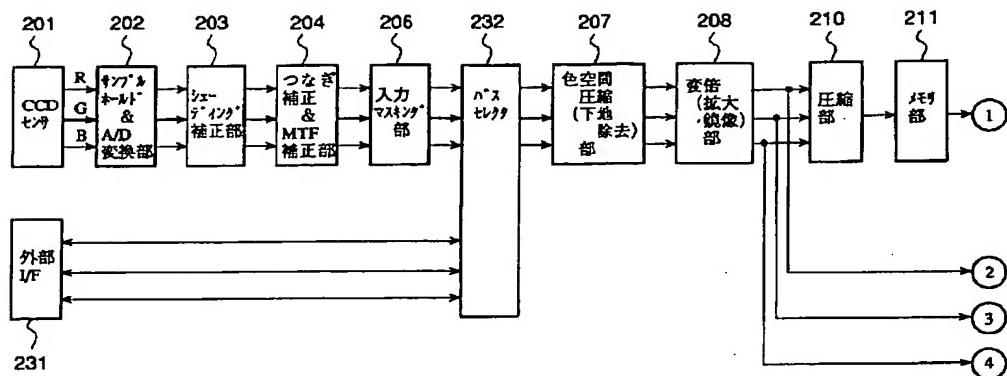
【図11】



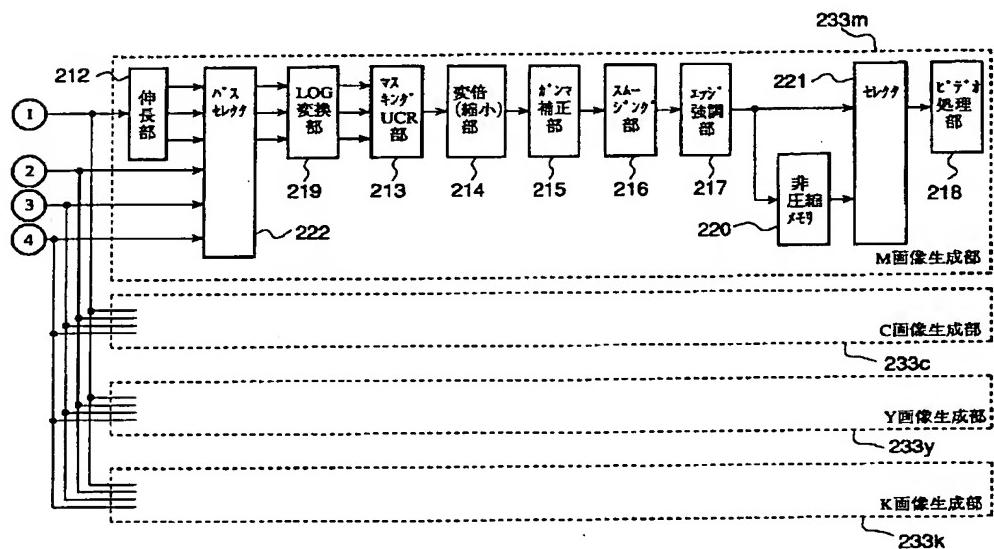
【図18】



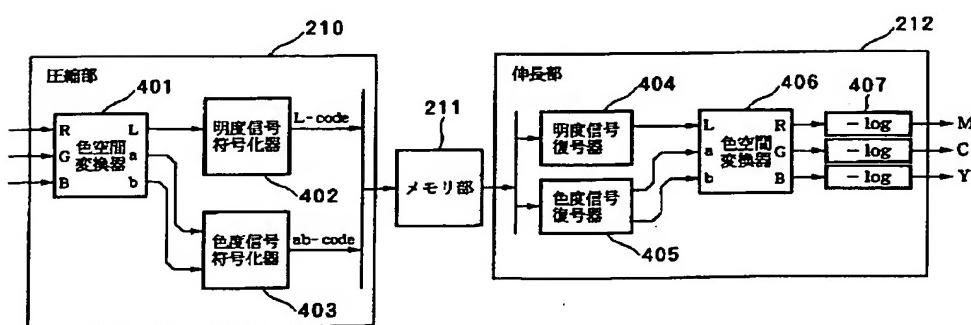
【図12A】



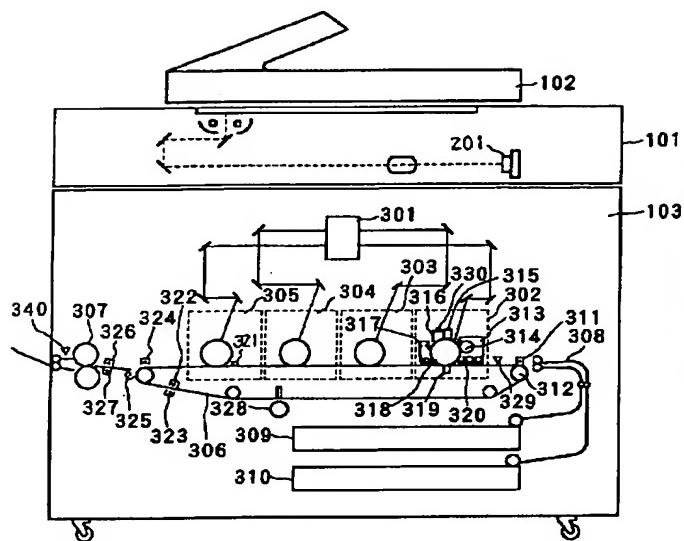
【図12B】



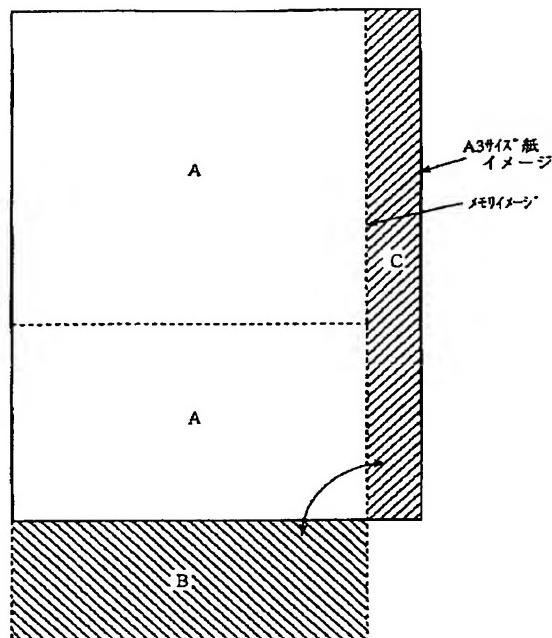
【図15】



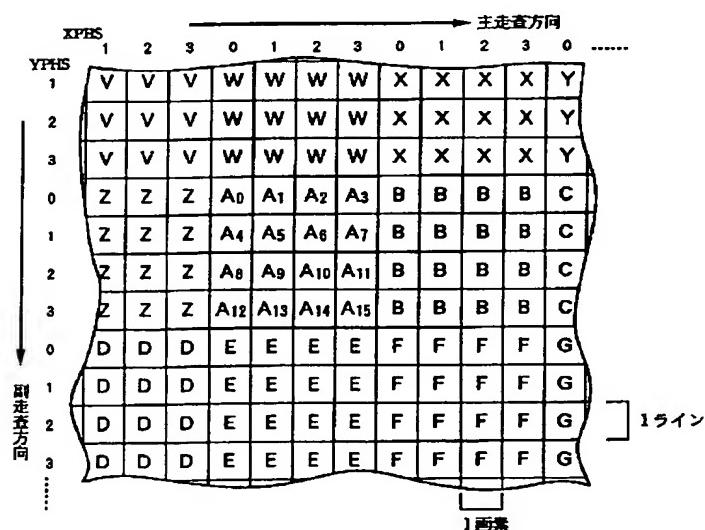
【図13】



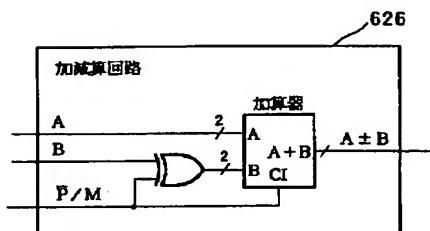
【図28】



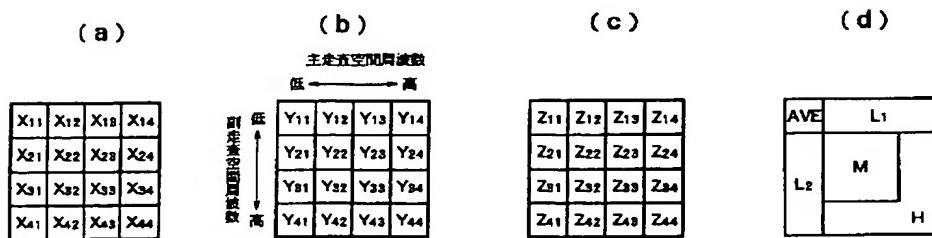
【図14】



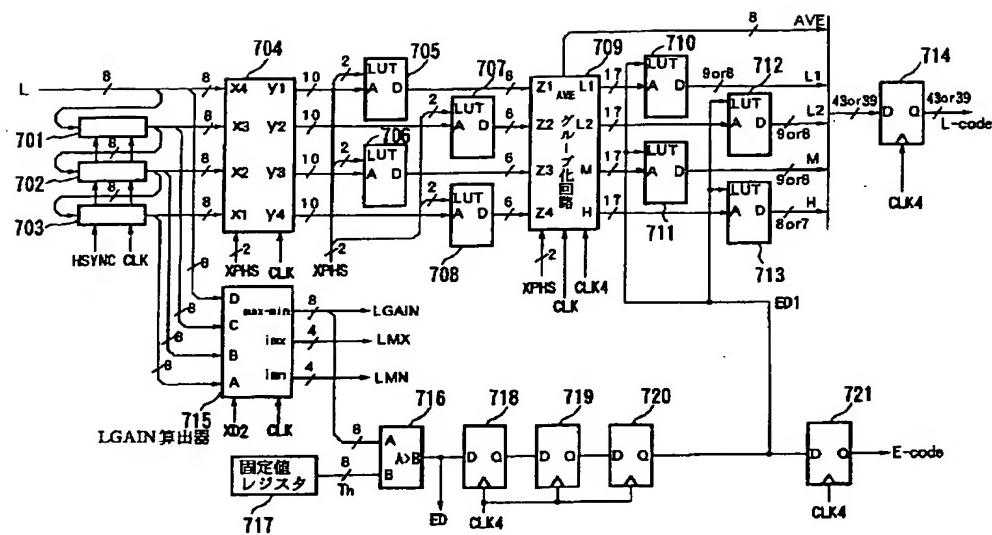
【図42】



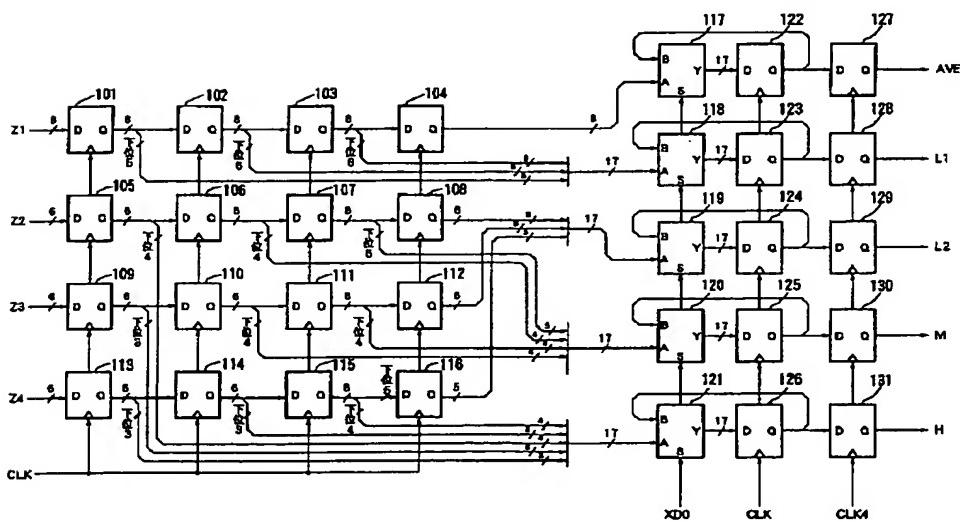
【図17】



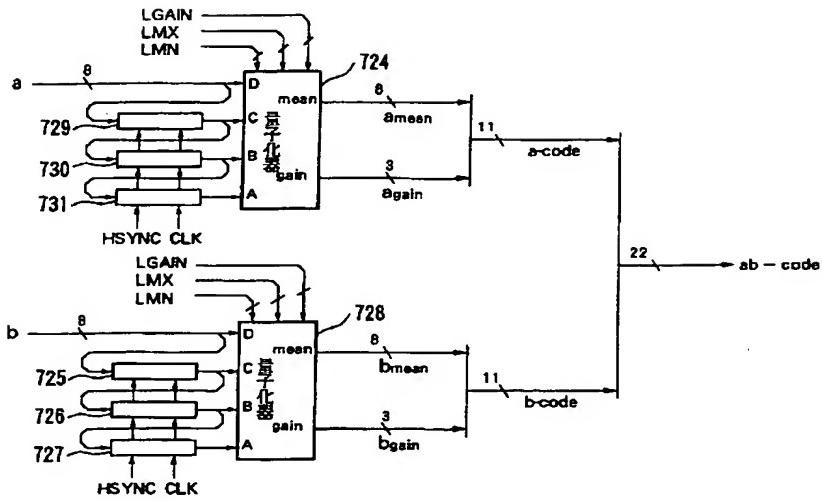
【図16】



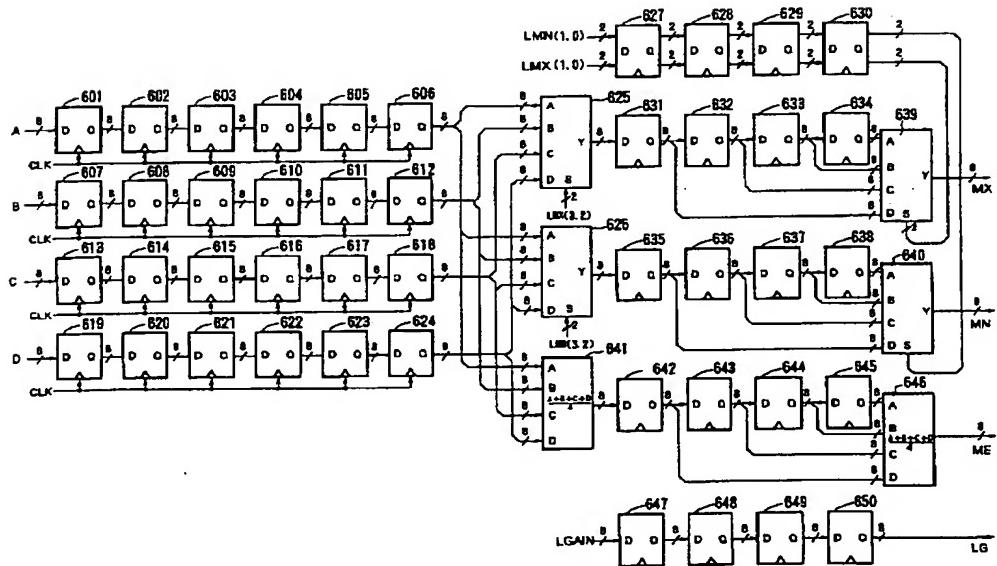
【図19】



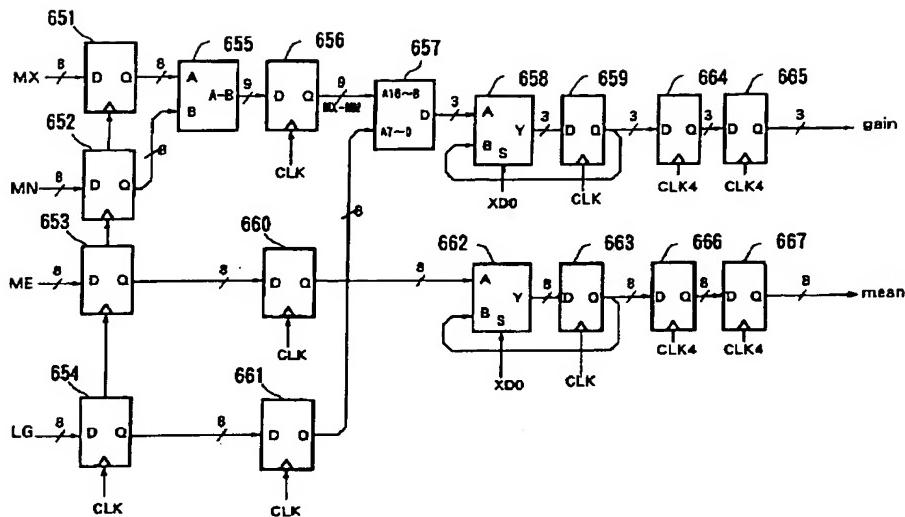
【図20】



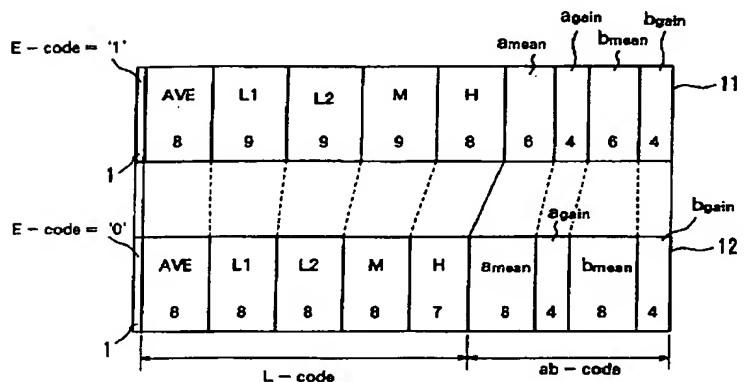
【図21】



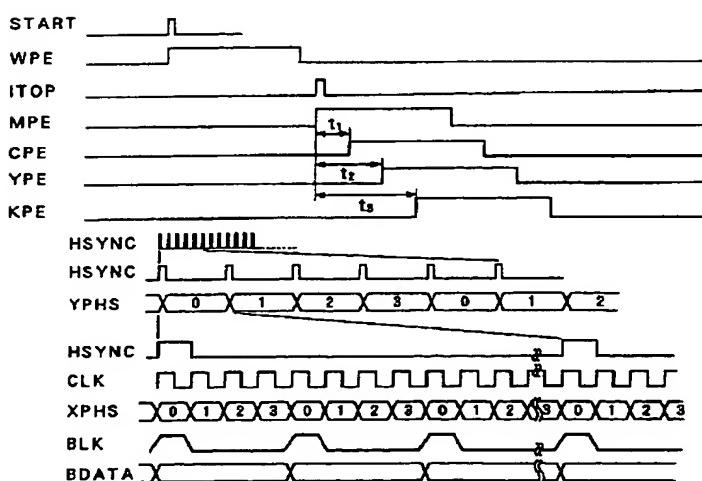
【図22】



【図23】



【図24】



【図40】

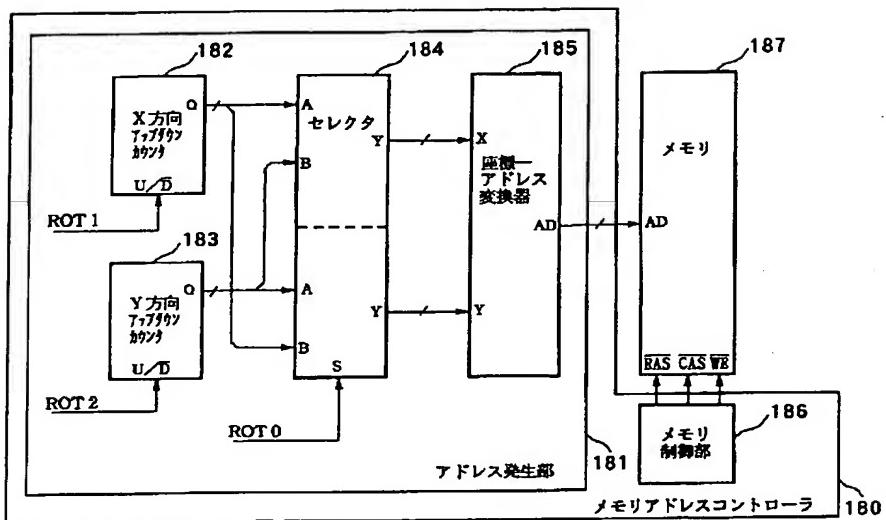
	ROT-0	ROT-1
0	0	0
1	1	1
2	2	2
3	3	3
4	4	4
5	5	5
6	6	6
7	7	7
A	9	E
B	8	F
C	D	D
D	C	B
E	E	A
F	F	F

	ROT-2	ROT-3
0	3	3
1	2	7
2	1	6
3	0	9
4	8	5
5	7	4
6	6	A
7	5	E
8	4	B
9	3	F
A	2	D
B	1	C
C	0	8
D	9	7
E	8	6
F	7	5

	ROT-4	ROT-5
0	C	C
1	D	9
2	E	8
3	F	4
4	A	5
5	B	1
6	C	6
7	D	2
8	E	0
9	F	3
A	0	9
B	1	8
C	2	5
D	3	6
E	4	1
F	5	2

	ROT-6	ROT-7
0	F	F
1	E	B
2	D	A
3	C	9
4	B	8
5	A	7
6	9	6
7	8	5
8	7	4
9	6	3
A	5	2
B	4	1
C	3	0
D	2	9
E	1	8
F	0	7

【図25】



【図27】

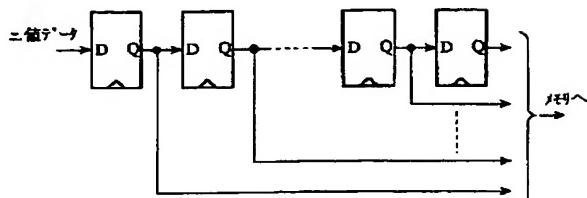
圧縮時 X10=Yのとき	$\boxed{Y_{10}} \boxed{Y_9} \boxed{Y_8} \boxed{Y_7} \boxed{Y_6} \boxed{Y_5} \boxed{Y_4} \boxed{Y_3} \boxed{Y_2} \boxed{Y_1} \boxed{Y_0} \boxed{X_9} \boxed{X_8} \boxed{X_7} \boxed{X_6} \boxed{X_5} \boxed{X_4} \boxed{X_3} \boxed{X_2} \boxed{X_1} \boxed{X_0}$
X10='1'のとき	$\boxed{X_9} \boxed{X_8} \boxed{X_7} \boxed{X_6} \boxed{X_5} \boxed{X_4} \boxed{X_3} \boxed{X_2} \boxed{X_1} \boxed{X_0} \boxed{Y_{10}} \boxed{Y_9} \boxed{Y_8} \boxed{Y_7} \boxed{Y_6} \boxed{Y_5} \boxed{Y_4} \boxed{Y_3} \boxed{Y_2} \boxed{Y_1} \boxed{Y_0}$
非圧縮時 X12=Yのとき	$\boxed{Y_{12}} \boxed{Y_{11}} \boxed{Y_{10}} \boxed{Y_9} \boxed{Y_8} \boxed{Y_7} \boxed{Y_6} \boxed{Y_5} \boxed{Y_4} \boxed{Y_3} \boxed{Y_2} \boxed{Y_1} \boxed{Y_0} \boxed{X_{11}} \boxed{X_{10}} \boxed{X_9} \boxed{X_8} \boxed{X_7} \boxed{X_6} \boxed{X_5} \boxed{X_4} \boxed{X_3} \boxed{X_2} \boxed{X_1} \boxed{X_0}$
X12='1'のとき	$\boxed{X_{11}} \boxed{X_{10}} \boxed{X_9} \boxed{X_8} \boxed{X_7} \boxed{X_6} \boxed{X_5} \boxed{X_4} \boxed{X_3} \boxed{X_2} \boxed{X_1} \boxed{X_0} \boxed{Y_{12}} \boxed{Y_{11}} \boxed{Y_{10}} \boxed{Y_9} \boxed{Y_8} \boxed{Y_7} \boxed{Y_6} \boxed{Y_5} \boxed{Y_4} \boxed{Y_3} \boxed{Y_2} \boxed{Y_1} \boxed{Y_0}$
二値データのとき X=0のとき	$\boxed{Y_{12}} \boxed{Y_{11}} \boxed{Y_{10}} \boxed{Y_9} \boxed{Y_8} \boxed{Y_7} \boxed{Y_6} \boxed{Y_5} \boxed{Y_4} \boxed{Y_3} \boxed{Y_2} \boxed{Y_1} \boxed{Y_0} \boxed{X_7} \boxed{X_6} \boxed{X_5} \boxed{X_4} \boxed{X_3} \boxed{X_2} \boxed{X_1} \boxed{X_0}$
X=1のとき	$\boxed{X_7} \boxed{X_6} \boxed{X_5} \boxed{X_4} \boxed{X_3} \boxed{X_2} \boxed{X_1} \boxed{X_0} \boxed{Y_{12}} \boxed{Y_{11}} \boxed{Y_{10}} \boxed{Y_9} \boxed{Y_8} \boxed{Y_7} \boxed{Y_6} \boxed{Y_5} \boxed{Y_4} \boxed{Y_3} \boxed{Y_2} \boxed{Y_1} \boxed{Y_0}$

XはXの反転を表す

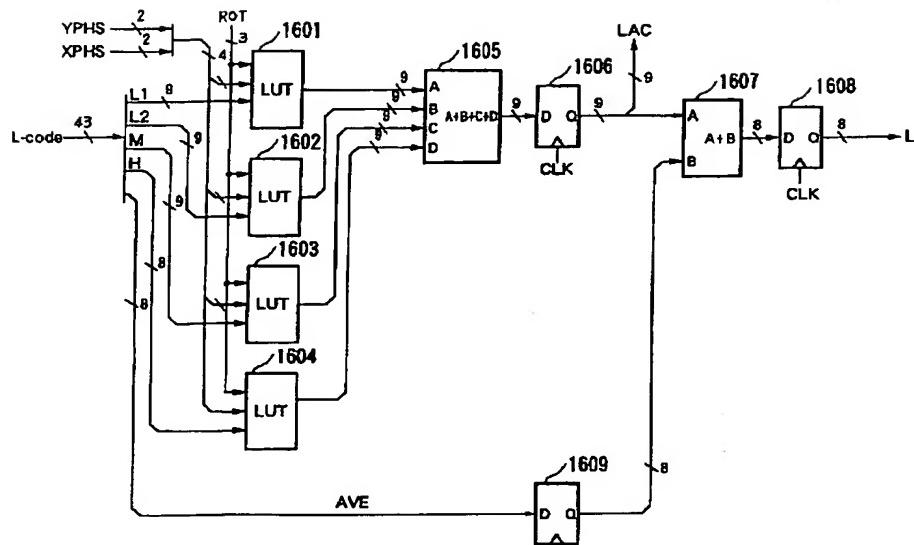
【図43】

ROT	RTB0	RTB1	RTB2	RTB3	RTB4	RTB5	RTB6	RTB7
0	1	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0
2	0	0	1	0	0	0	0	0
3	0	0	0	1	0	0	0	0
4	0	0	0	0	1	0	0	0
5	0	0	0	0	0	1	0	0
6	0	0	0	0	0	0	1	0
7	0	0	0	0	0	0	0	1

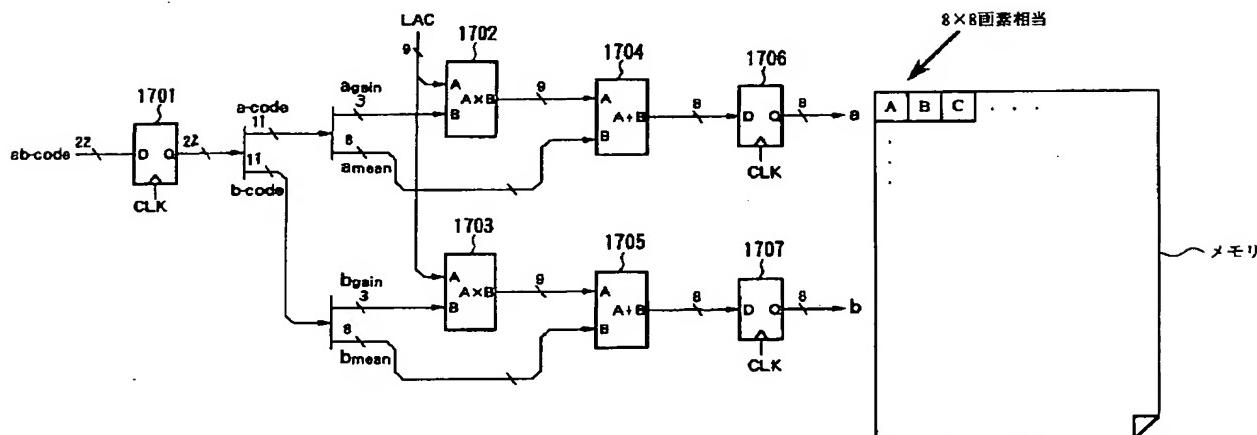
【図44】



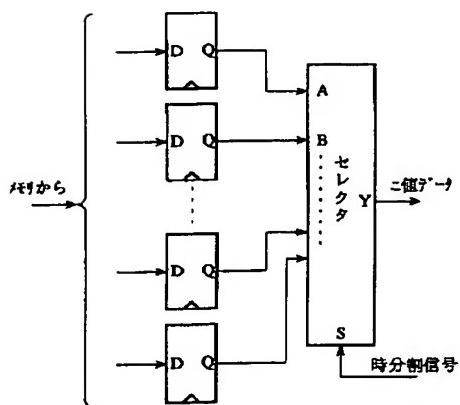
【図29】



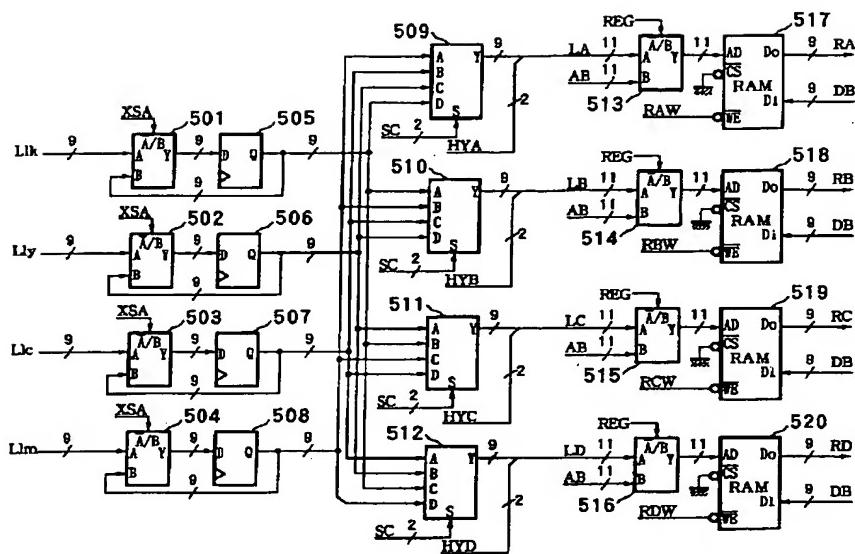
【図30】



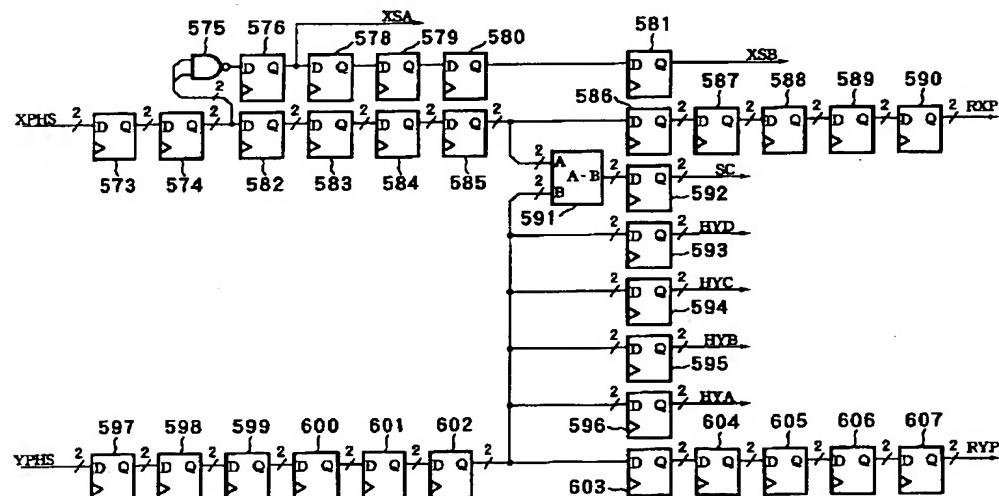
【図45】



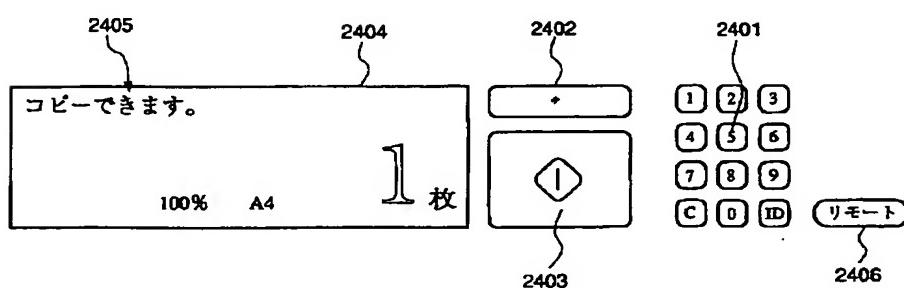
【図31】



【図32】



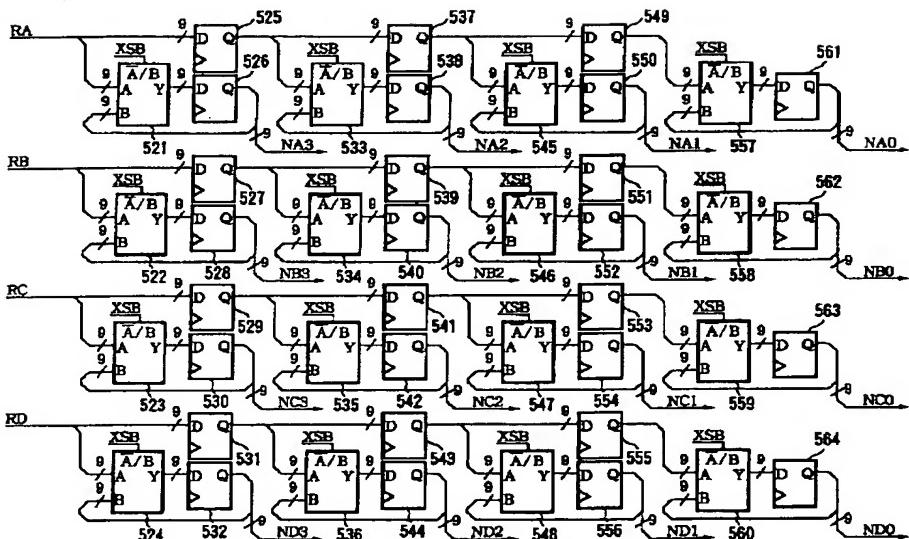
【図46】



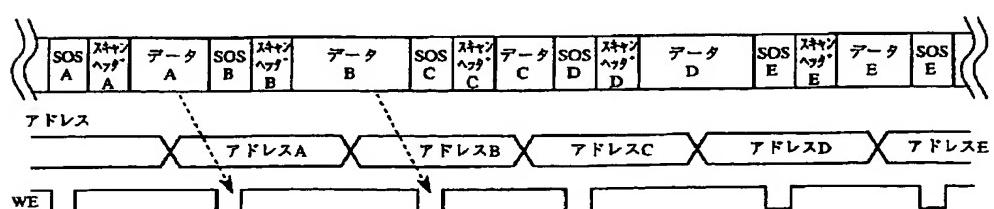
【図33】

RAM	517	518	519	520	RAM	517	518	519	520
アドレス	データ	データ	データ	データ	アドレス	データ	データ	データ	データ
000H	00H	01H	02H	03H	022H	BAH	BBH	BBH	89H
001H	05H	06H	07H	04H	023H	BCH	8CH	SDH	8EH
002H	0AH	0BH	08H	09H	024H	90H	91H	S2H	93H
003H	0FH	0CH	0DH	0EH	025H	95H	96H	97H	94H
004H	10H	11H	12H	13H	026H	9AH	9BH	98H	99H
005H	15H	16H	17H	14H	027H	9FH	9CH	9DH	9EH
006H	1AH	1BH	18H	19H	028H	A0H	A1H	A2H	A3H
007H	1FH	1CH	1DH	1EH	029H	A5H	A6H	A7H	A4H
008H	20H	21H	22H	23H	02AH	AAH	ABH	A8H	A9H
009H	25H	26H	27H	24H	02BH	AFH	ACH	ADE	AEH
00AH	2AH	2BH	28H	29H	02CH	B0H	B1H	B2H	B3H
00BH	2FH	2CH	2DH	2EH	02DH	B5H	B6H	B7H	B4H
00CH	30H	31H	32H	33H	02EH	BAH	B5H	B6H	B9H
00DH	35H	36H	37H	34H	02FH	BCH	BCH	B5H	B5H
00EH	3AH	3BH	38H	39H	030H	C0H	C1H	C4H	C3H
00FH	3FH	3CH	3DH	3EH	031H	C5H	C6H	C7H	C4H
010H	40H	41H	42H	43H	032H	CAH	CBH	C8H	C9H
011H	45H	46H	47H	44H	033H	CFH	CCH	CDH	CEH
012H	4AH	4BH	48H	49H	034H	D0H	D1H	D2H	D3H
013H	4FH	4CH	4DH	4EH	035H	D5H	D6H	D7H	D4H
014H	50H	51H	52H	53H	036H	D9H	D8H	D9H	D9H
015H	55H	56H	57H	54H	037H	DPH	DCH	DDH	DEH
016H	5AH	5BH	58H	59H	038H	E0H	E1H	E2H	E3H
017H	5FH	5CH	5DH	5EH	039H	E5H	E6H	E7H	E4H
018H	60H	61H	62H	63H	03AH	EAH	E9H	E8H	E5H
019H	65H	66H	64H	67H	03BH	EFH	ECH	EDH	EFH
01AH	6AH	6BH	68H	69H	03CH	F0H	F1H	F2H	F3H
01BH	6FH	6CH	6DH	6EH	03DH	F5H	F6H	F7H	F4H
01CH	70H	71H	72H	73H	03EH	FAH	FBH	F8H	F9H
01DH	75H	76H	77H	74H	03FH	FCF	FDH	FEH	FEH
01EH	7AH	7BH	78H	79H					
01FH	7FH	7CH	7DH	7EH					
020H	80H	81H	82H	83H					
021H	85H	86H	87H	84H					
					040H	00H	00H	00H	00H
						00H	00H	00H	00H
					7FFF	00H	00H	00H	00H

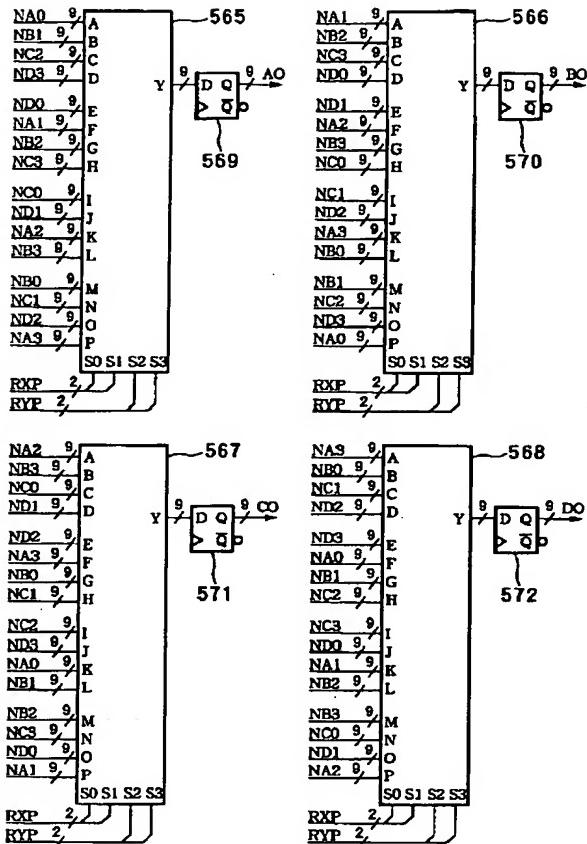
【図34】



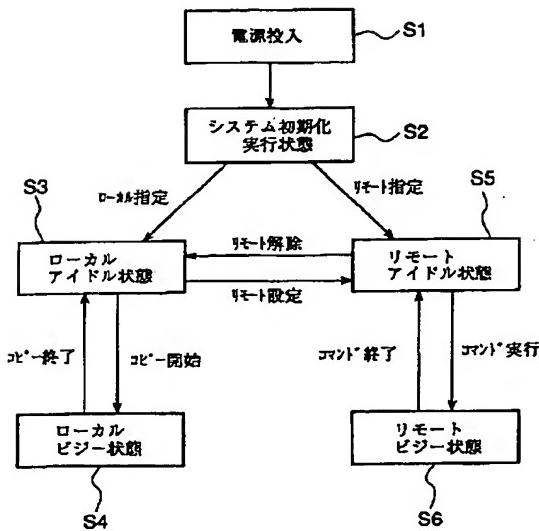
【図48】



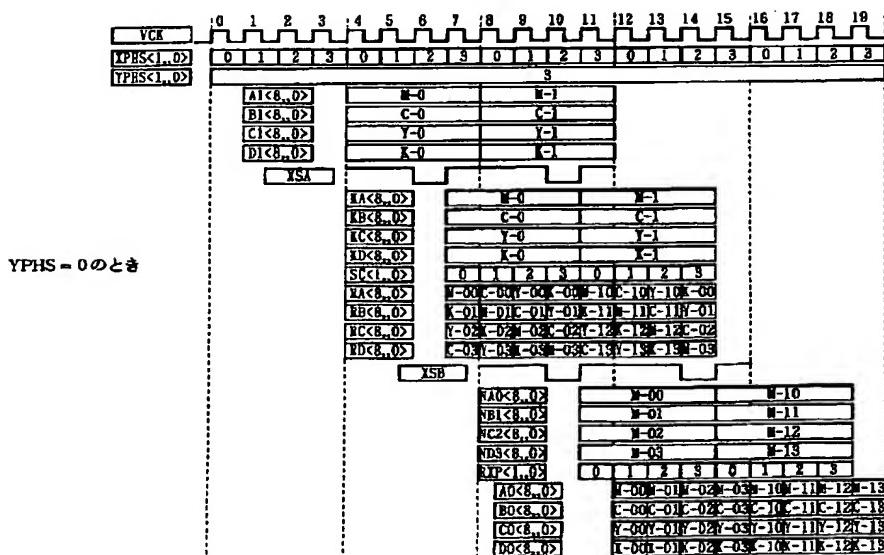
【図35】



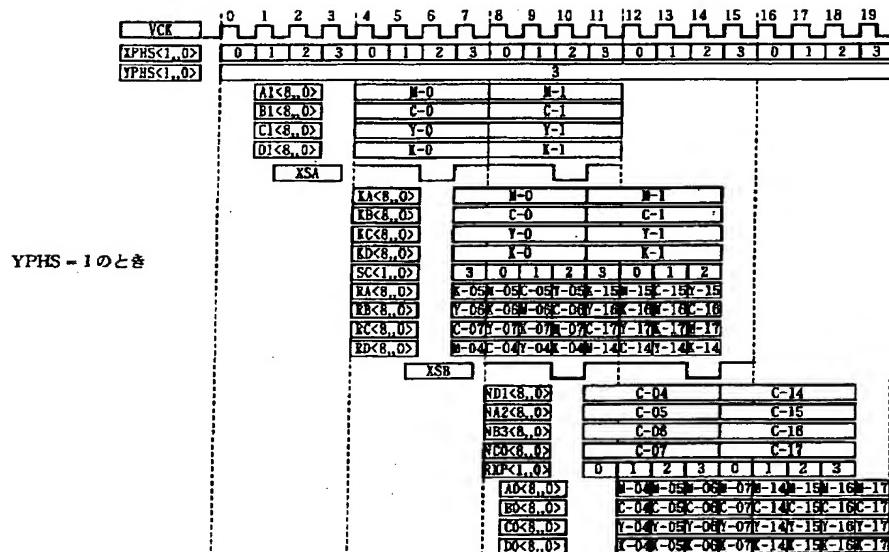
【図52】



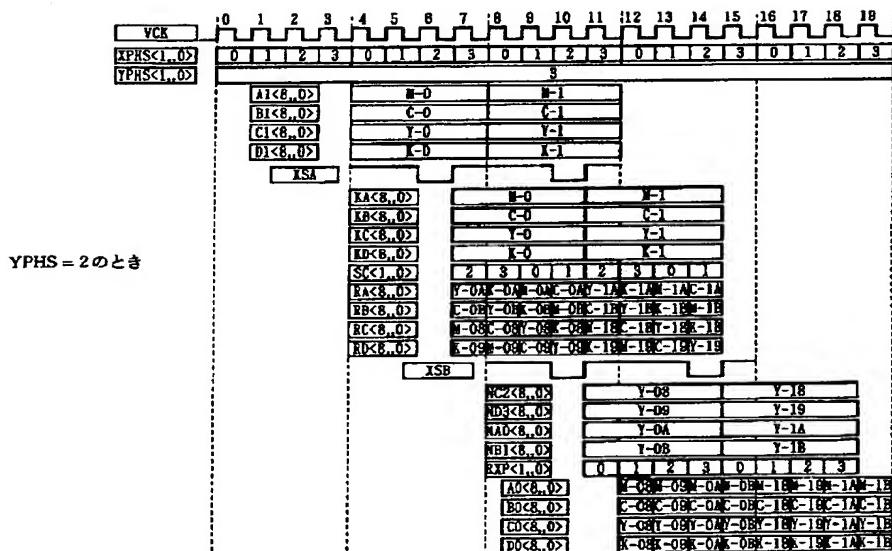
【図36】



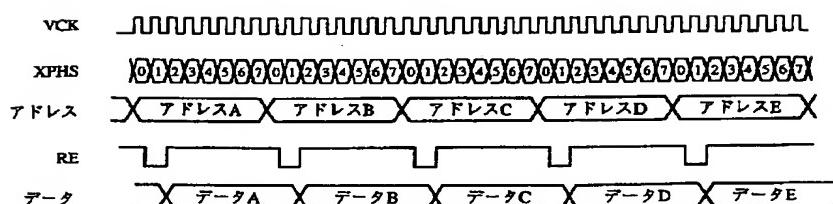
【図37】



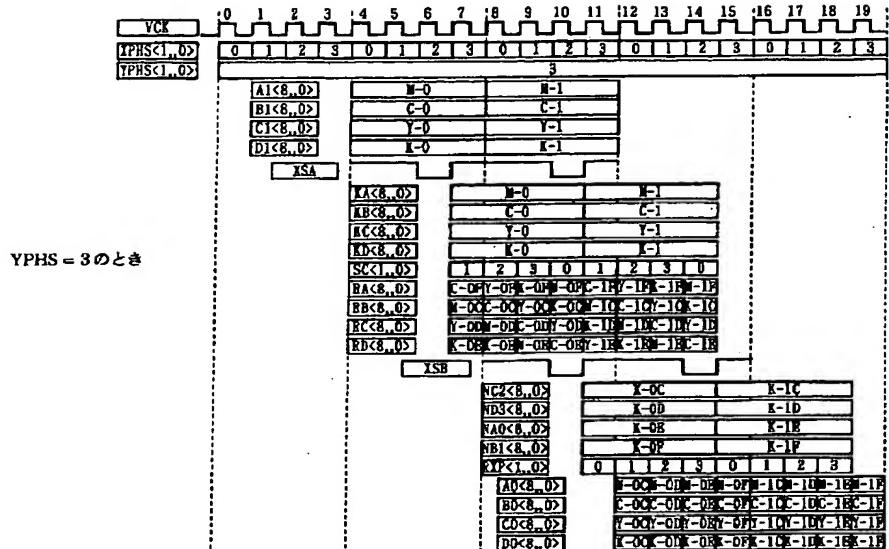
【図38】



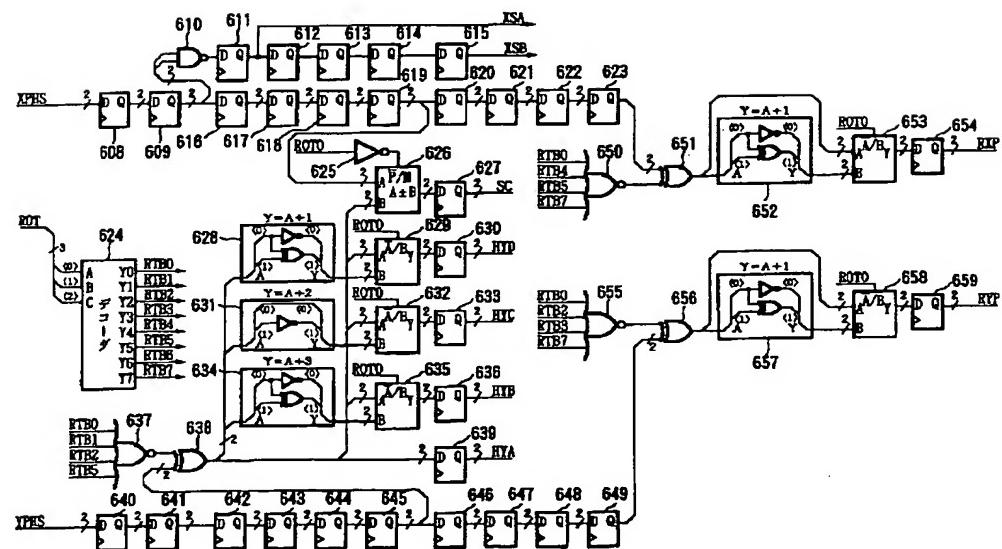
【図50】



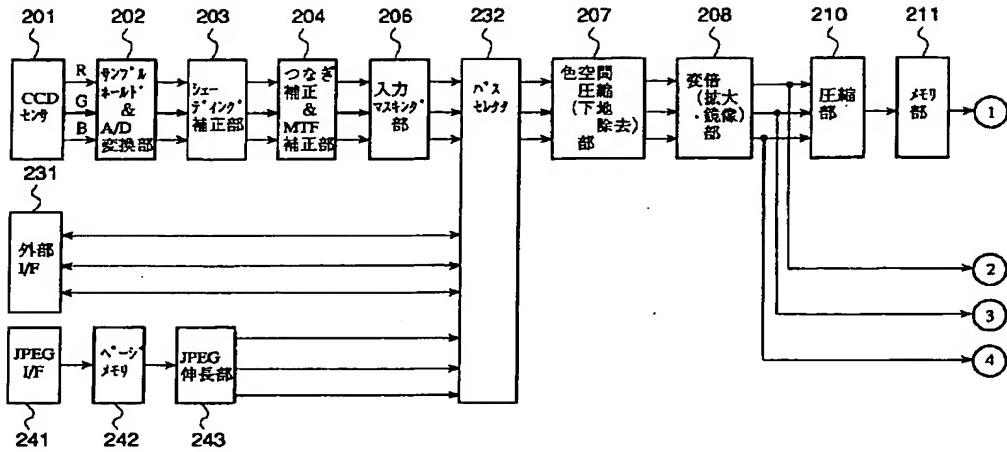
【図39】



【図41】



【図47】



【図51】

